

201/

5



P R O G R A M M A T I O N   D U   Z 8 0

Octobre 1980 .



**EPSITEC-system sa**





## 5 PROGRAMMATION DU Z80

Le but de ce chapitre est de montrer en détail la structure et les instructions d'un processeur, le Z80. Seules les instructions indispensables au débutant sont étudiées en détail.

### 5.1 INTRODUCTION: LE PROCESSEUR ZILOG Z80

Le microprocesseur Zilog Z80 est une version améliorée, compatible software avec le 8080, avec davantage de registres et d'instructions.

Le Z80 est plus rapide que le 8080, et plus facile à interfacer; il contient des circuits de rafraîchissement des mémoires dynamiques et a des possibilités d'interruption intéressantes.

Pour toutes ces raisons, le Z80 a rapidement conquis le marché et son prix est compétitif en tenant compte de l'augmentation de performances et de l'économie dans les programmes dus à un répertoire d'instructions plus riche.

#### DIFFERENCES SOFTWARE ENTRE 8080 et Z80

Le Z80 est presque entièrement compatible avec le 8080; la différence concerne l'indicateur de dépassement de capacité, rarement utilisé.

Les avantages du Z80 sont les suivants:

- Un dédoublement de l'accumulateur A et du registre F et des registres B,C,D,E,H,L facilitant le changement de contexte lors de l'interruption ou de l'appel des sous-routines.
- Deux registres d'index IX et IY procurent les avantages de l'adressage indexé du 6800 avec pour différence le fait que le déplacement est signé, et qu'il y a deux registres. Beaucoup d'instructions utilisent ces deux registres et permettent d'effectuer les transferts nécessaires de données. Ces instructions ont toutefois 3 à 4 bytes de long et sont par conséquent plus lentes que d'autres.
- L'adressage indexé a été ajouté également pour la sélection des périphériques, l'adresse du périphérique étant mise dans le registre C.
- Des instructions de transfert de blocs de données et de recherche ont été ajoutées dans le Z80, de même que des instructions de décalage agissant sur les contenus de chaque registre et position mémoire indexées.
- L'adressage relatif existe pour quelques sauts conditionnels, mais non pour l'appel de sous-routines.
- Il est possible de mettre à "0" ou à "1" ou de tester un seul bit de n'importe quel registre ou position mémoire indexée.
- La plupart des instructions arithmétiques modifient les flags de façon plus complète que celles du 8080. Le flag de dépassement de capacité est très utile pour l'arithmétique signée, et les instructions d'ajustement décimal et de rotation 4 bits simplifient les opérations décimales en multiprécision.
- Les registres de rafraîchissement et de page d'interruption sont accessibles par software.



## CARACTERISTIQUES HARDWARE

Les signaux du processeur Z80 sont simples et naturels (Fig. 1).

Il faut les coder, mais tous les signaux sont disponibles directement, sans multiplexage, à cause de l'économie de pins due à une alimentation unique (+5V) et à une entrée d'horloge unique. Tous les signaux de contrôle sont inversés, à trois états, directement compatibles pour une version multiprocesseur avec une charge du bus limitée.

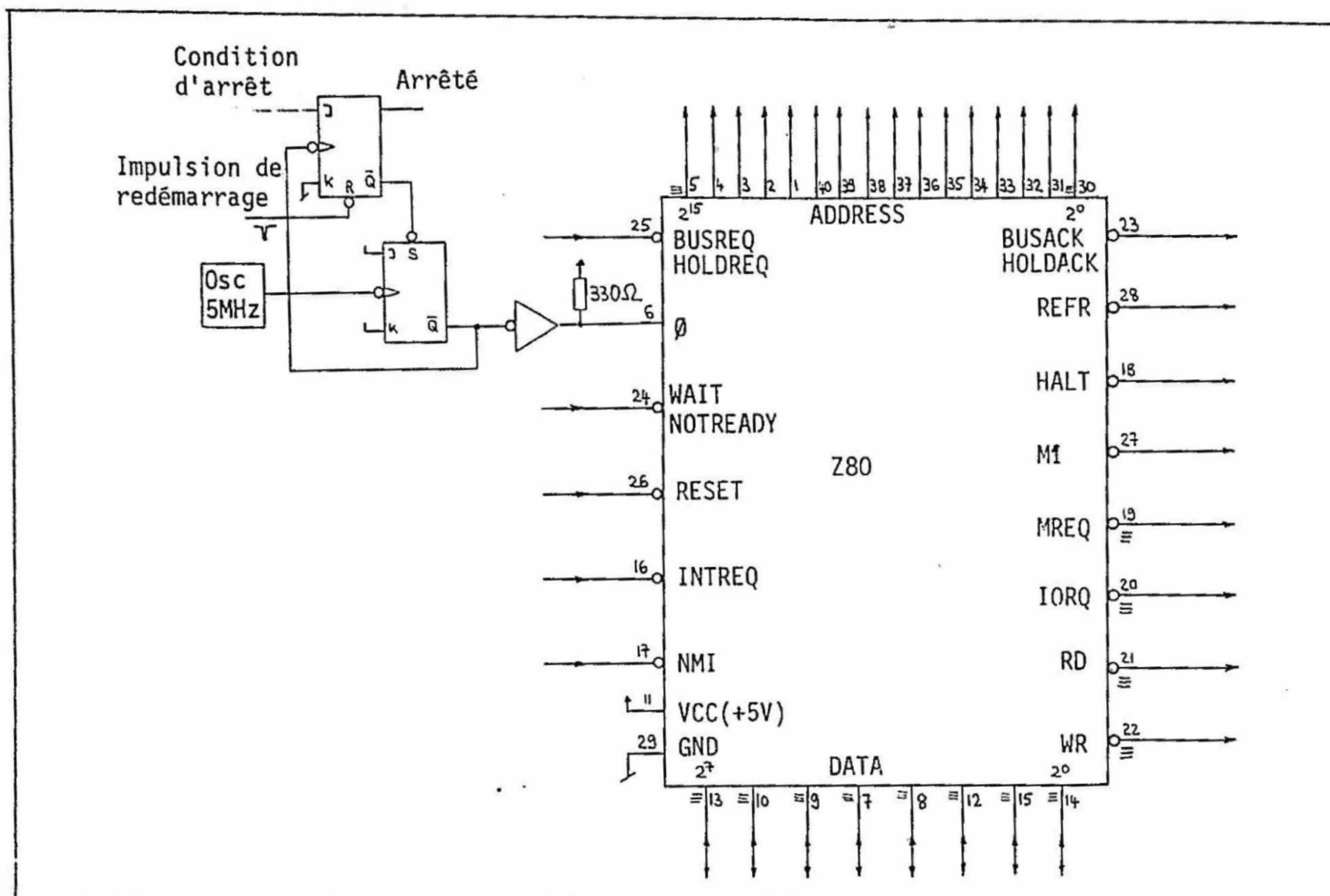


Fig. 1. Signaux du Z80 et horloge permettant d'exécuter du "clock step" lors du dépannage.

Les timings du Z80 ressemblent beaucoup à ceux du 8080, puisque ces deux circuits ont été conçus par la même équipe. Chaque instruction prend de 1 à 6 cycles, et chaque cycle de 1 à 3 états (impulsions d'horloge). Pour une instruction déterminée, le nombre d'états est généralement le même pour le Z80 et le 8080, mais la durée d'une impulsion d'horloge est respectivement 400 ns et 500ns.

Pour une description détaillée des signaux du Z80, le lecteur pourra se référer au "Z80-CPU technical Manual".

La fig. 2 donne les timings importants et montre les 6 cycles de base que le Z80 peut exécuter. Ces diagrammes montrent des signaux non inversés, qui correspondent aux signaux de contrôle inversés du processeur. Cette convention simplifie la conception des interfaces.

Il faut remarquer la différence de timing entre le premier cycle de transfert mémoire d'une instruction et les suivants. Le temps d'accès depuis l'instant de la sélection est de 450 ns lors du premier cycle de recherche et de 640 ns dans un cycle de lecture. Ces temps sont diminués par l'interface. Le temps d'accès du périphérique est aussi très court, mais il est augmenté de 800 ns durant



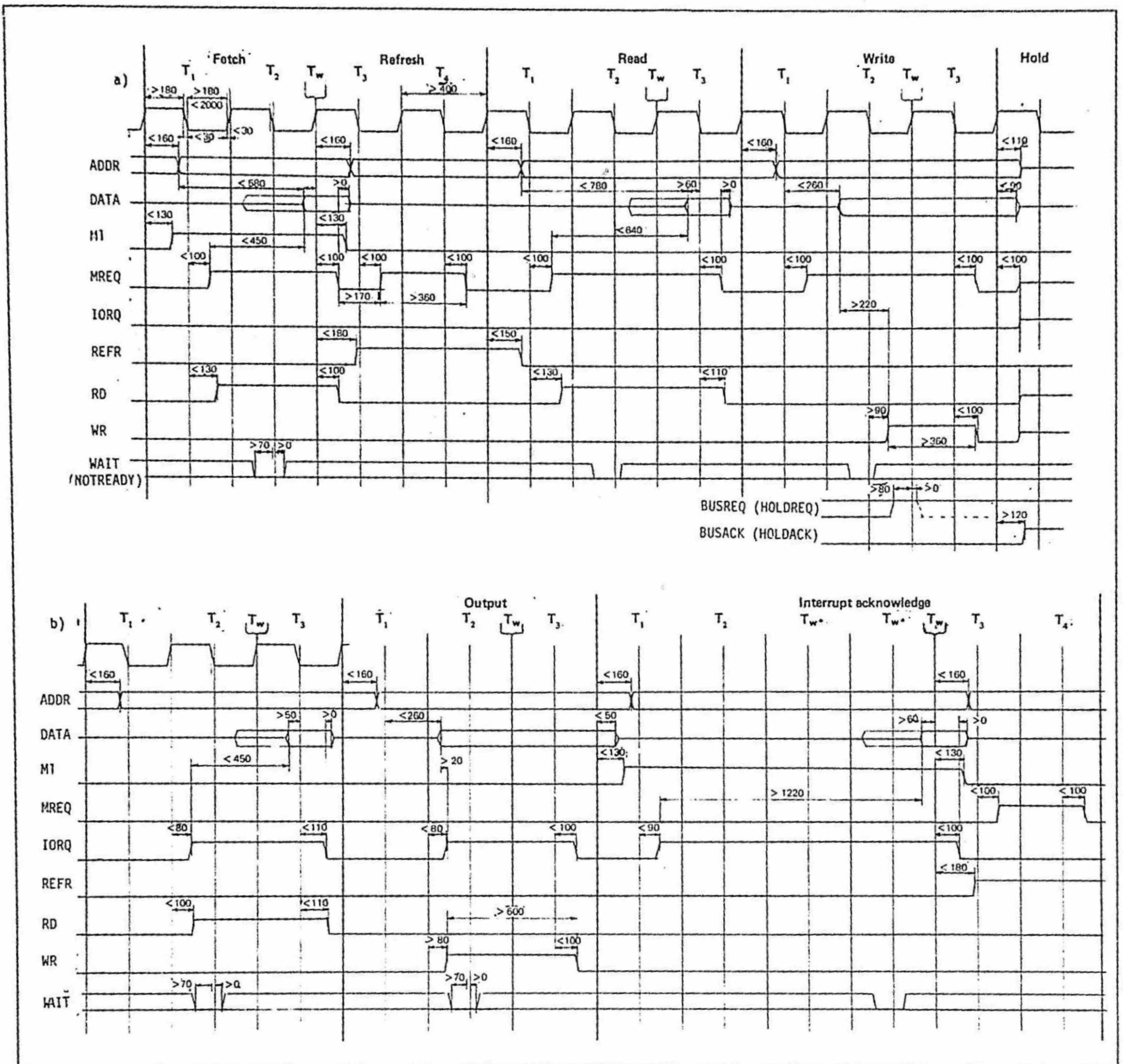


Fig. 2. Timings des 6 cycles fondamentaux du Z80.

l'"interrupt acknowledge", à cause du temps de propagation de la chaîne de priorité d'interruption utilisée par Zilog dans ses interfaces programmables. L'entrée WAIT (NOT READY) permet de ralentir le processeur par adjonction d'états  $T_w$ . Le temps accordé pour décider s'il faut attendre sur un périphérique est très bref. Il est aussi possible d'arrêter l'horloge dans son état 1, ce qui permet de contrôler le comportement du système en mode pas-à-pas (Fig. 1).

Pendant le cycle  $T_1$ , le premier cycle de chaque instruction, et après l'"interrupt acknowledge", une adresse de rafraîchissement est mise sur le bus par un compteur de 7 bits, incrémenté après chaque cycle de rafraîchissement. Etant donné que certaines instructions comptent 20 états, c'est-à-dire s'exécutent en 8  $\mu s$ , la fréquence de rafraîchissement est supérieure à 120 kHz, alors que la plupart des mémoires ne nécessitent que 64 kHz.

Lorsque le processeur est interrompu par le signal "Bus request", les lignes d'adresses et de données, ainsi que les lignes de contrôle à l'exception de "Bus acknowledge", sont flottantes. Les relations temporelles entre signaux



et adresses sont propres, ce qui simplifie le décodage et supprime les flips-flops de synchronisation. Le seul point regrettable est l'absence d'un signal avancé "write" dans les cycles d'écriture. Pour les instructions de sortie, ce défaut est corrigé par un timing approprié.

## INTERFACE MEMOIRE

Dans un système minimal, il est facile de relier le Z80 à des circuits mémoire. Les signaux de contrôle pour des circuits mémoire ayant une pin "output enable" sont donnés dans la figure 3a. Le signal MREQ sélectionne la mémoire, l'impulsion d'écriture WR écrit en mémoire et l'impulsion de lecture RD permet de lire. Si l'on utilise une ROM sans pin "OE", il faut faire le ET logique de l'impulsion de lecture RD avec "MREQ", pour éviter tout court-circuit quand le programmeur essaie d'écrire dans la ROM.

La figure 3b montre l'interface avec une mémoire dépourvue de contrôle direct des sorties. Les signaux RD et WR doivent être combinés avec MREQ par quelques portes pour faire la sélection.

La figure 3c montre le principe de l'interfaçage avec une mémoire dynamique, rafraîchie par le microprocesseur. CE (chip enable) est actif lorsque la RAM est sélectionnée (CS actif) ou lorsque l'impulsion de rafraîchissement est décodée.

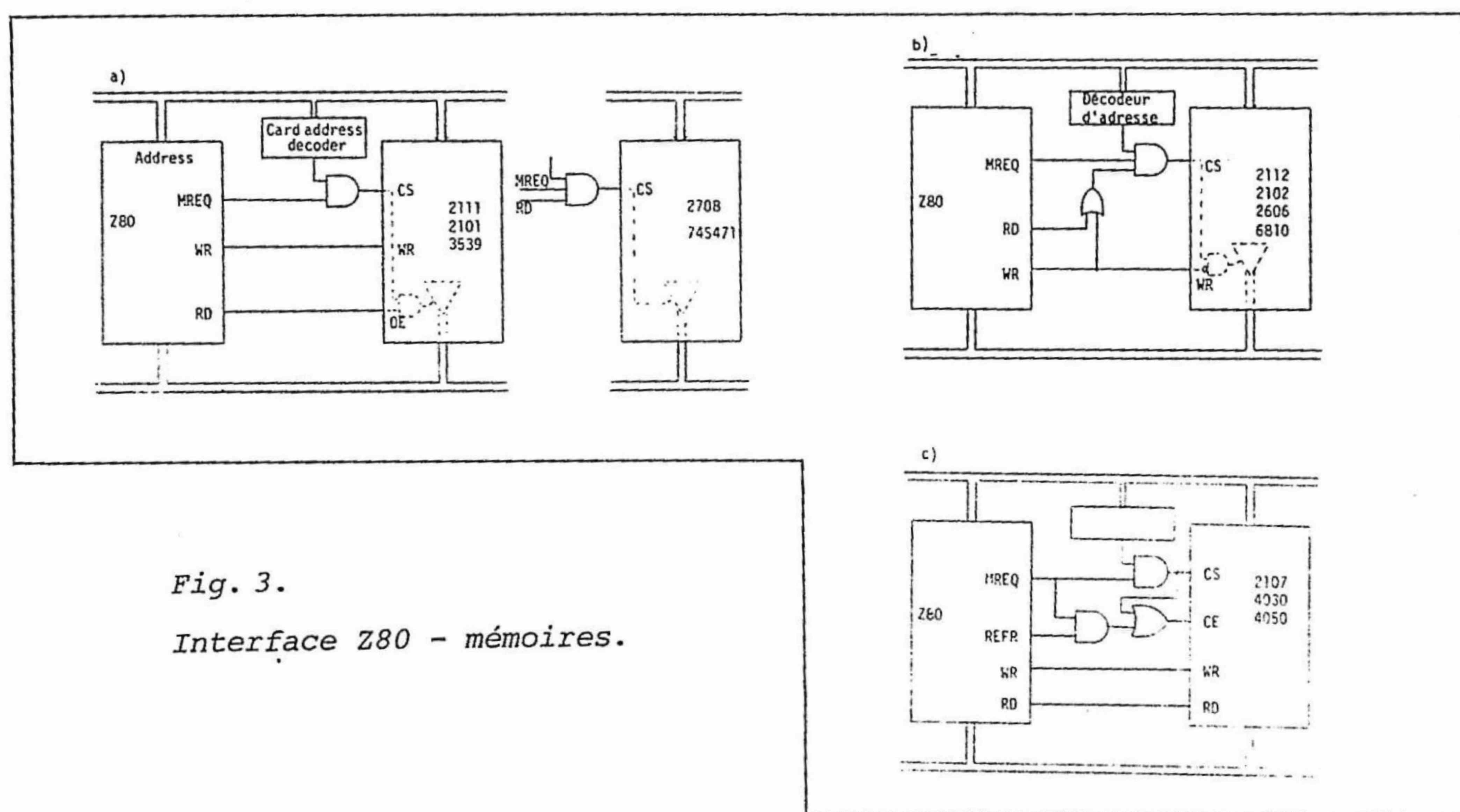


Fig. 3.

Interface Z80 - mémoires.

## INTERFACES D'ENTREE/SORTIE

Zilog commercialise ou prépare une famille de chips interface faciles à utiliser dans une configuration minimale (fig. 4a). Les circuits interface d'autres fabrication peuvent également être utilisés. Les circuits INTEL ont des entrées lecture et écriture séparées et sont donc compatibles avec le Z80 (fig. 4b). Les circuits MOTOROLA ont une seule ligne de contrôle d'écriture, ce qui n'est en général pas un problème étant donné que le signal "write" du Z80 est actif aussi longtemps que le signal de sélection entrée/sortie (fig. 4c). Dans chaque cas, il faut vérifier les timings.



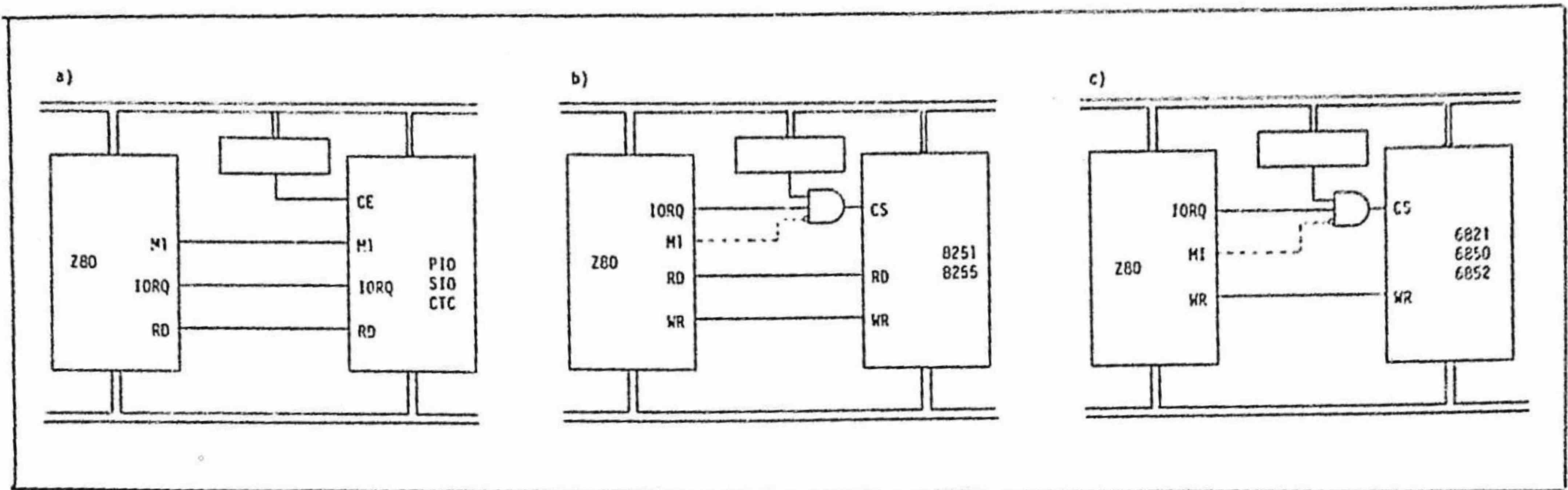


Fig. 4. Interface minimum Z80 - entrées/sorties.

## INTERFACE MUBUS

Il est facile d'interfacer un processeur Z80 avec un système MUBUS. Le schéma n'est toutefois pas aussi simple qu'on le voudrait, du fait que le Z80 n'a pas de signal "write" avancé.

La fig.5 donne un schéma complet, tenant compte de toutes les contraintes, y compris la possibilité de faire un système multiprocesseur.

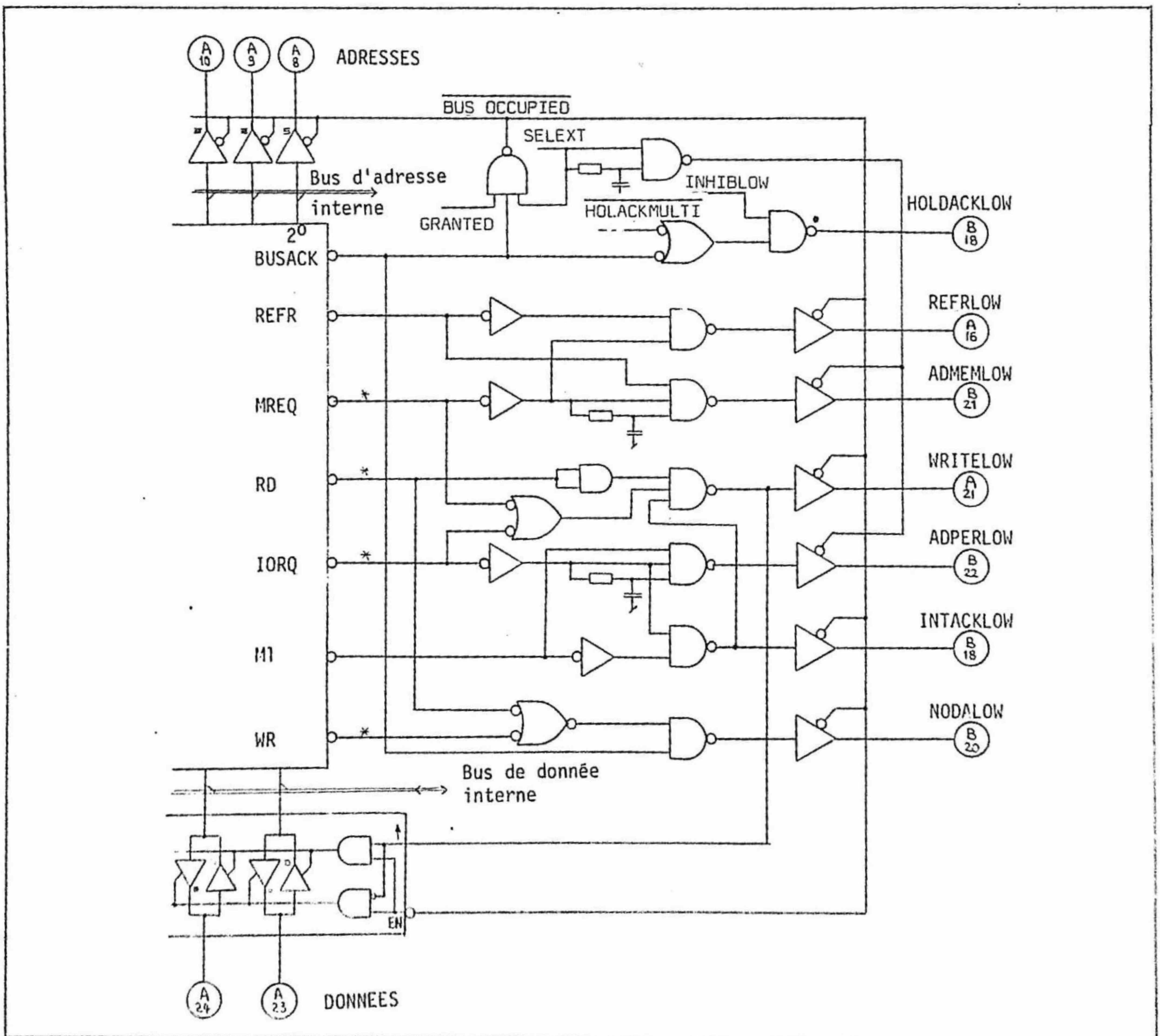
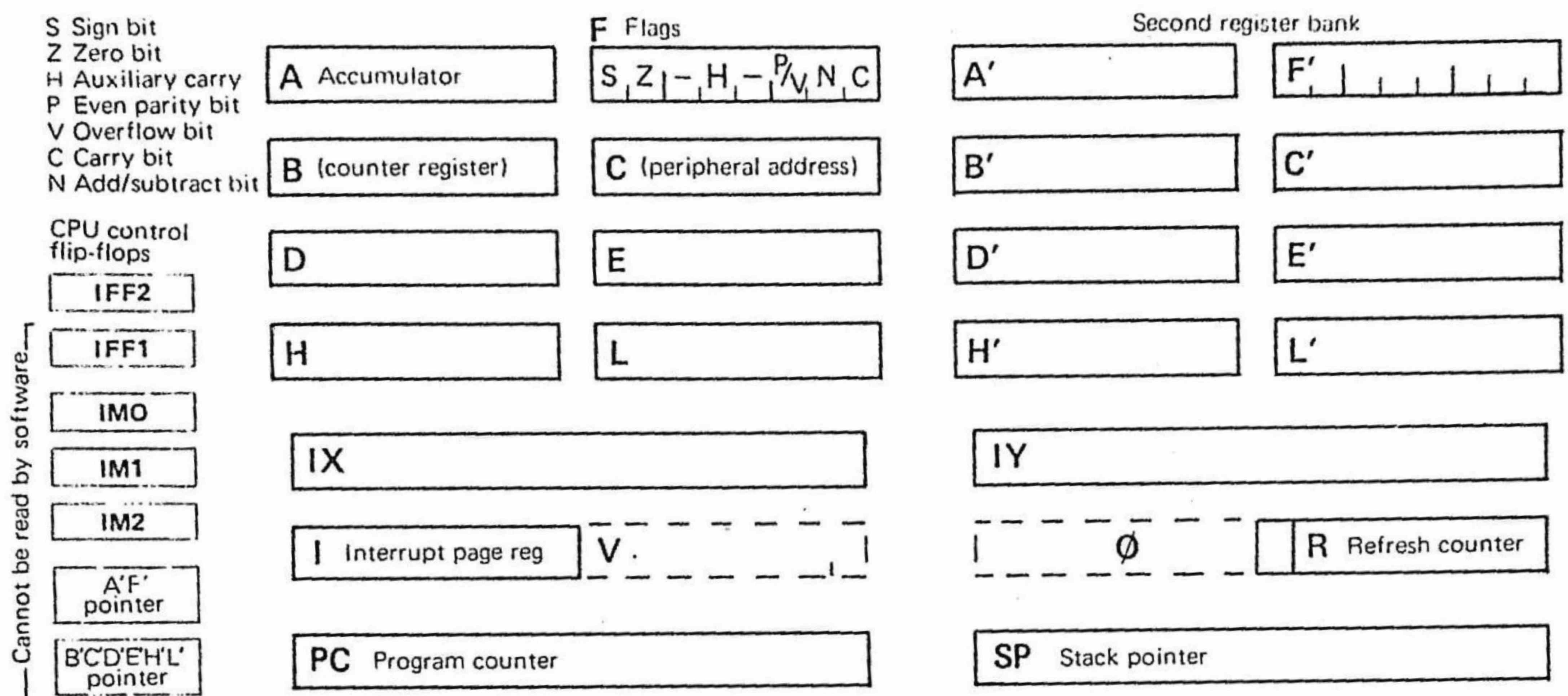


Fig. 5. Interface complet Z80 - MUBUS.



## ORGANISATION DES REGISTRES, REPERTOIRE D'INSTRUCTIONS

Le processeur Zilog Z80 comporte 16 registres 8 bits, 4 registres 16 bits et deux registres spéciaux.



Les 8 registres du 8080 (Accumulateur A, registre de flags F et registres B,C, D,E,H,L) sont dupliés. Il n'y a que deux instructions qui font l'échange des groupes AF et BCDEHL respectivement (le programmeur ne peut pas savoir quel groupe de registres il utilise).

Le registre de flags F est formé des indicateurs d'état habituels: S(signe), Z(égal à zéro), H(demi-report), C(report), qui sont modifiés selon le résultat de l'opération arithmétique précédente. Il existe aussi un flag N(soustraire) qui permet de corriger la valeur décimale après une instruction d'addition ou de soustraction. Ce flag vaut zéro, après les instructions logiques et d'incrément. Par contre, il vaut 1 après un ordre de soustraction, inversion, décrémentation ou comparaison. La correction décimale consiste à ajouter 6 lorsque N=0 si le résultat d'une opération binaire sur des digits décimaux est incorrect, ou de soustraire 6 si N=1. Le bit H de demi-report produit par le report sur les 4 derniers bits aide au décodage de cette condition.

Le flag le plus difficile à comprendre est le bit P/V de parité/dépassement de capacité. Ce bit est un étrange compromis entre la nécessité d'être compatible avec le flag de parité du 8080 et de désir d'ajouter un flag de dépassement de capacité, qui n'existe pas sur le 8080. Le flag P est modifié après une opération logique ou après un `LOAD r,$(C)` (transférer dans le registre r la donnée située dans le périphérique dont l'adresse est contenue dans C). Après les opérations arithmétiques, le même flag indique s'il y a dépassement de capacité (V=1 signale qu'il y a eu dépassement de capacité dans un calcul de complément à 2). Le fait d'utiliser le même flag pour la parité et le dépassement de capacité économise des instructions de saut conditionnel. Par exemple `JUMP,PE` (parity even: si résultat pair) est équivalent à `JUMP,VS` (overflow Set: dépassement de capacité). Ce même flag est encore utilisé dans l'instruction `CPI`, qui compare le contenu de A avec celui d'une position mémoire (S,Z,H modifiés) et décrémente le contenu des registres BC (V=0 si BC = 0). Il est utilisé également pour tester le flag d'interruption.

Le processeur contient encore quelques flip-flops de mode, qui ne sont pas accessibles au programmeur. Nous avons déjà mentionné les pointeurs pour A'F' et B'C'D'E'H'L'. Trois autres flip-flops définissant le mode d'interruption et sont mis à 1 par des instructions spéciales, qui mettent à zéro les deux autres flip-flops.



Le mode 0 est équivalent au 8080: l'instruction lue durant le signal "acknowledge" est exécutée; c'est d'habitude une instruction de restart (appel à l'une des adresses 0, 10, 20, 30, 40, 50, 60, 70, instructions d'un byte), fournie par le périphérique demandant l'interruption.

Dans le mode 1, le processeur exécute un CALL 70, et dans le mode 2 un CALL indirect d'une adresse 16 bits, les 8 bits de poids faible étant donnés par le périphérique (valeur paire) et les 8 bits de poids fort étant contenus dans le registre I.

Le flip-flop d'interruption est dédoublé dans le processeur Z80 et la valeur de "IFF2" est transférée dans le flag P/V par l'instruction LOAD A,I. Ainsi, après une instruction LOAD A,I, JUMP,VS est équivalent à JUMP, ION et JUMP,VC à JUMP,IOF. Les deux flip-flops d'interruption IFF1 et IFF2 sont justifiés à cause de la présence dans le Z80 d'une entrée NMI (non maskable interrupt), utilisée en cas de rupture de courant.

Les interruptions mettent à zéro à la fois IFF1 et IFF2 et c'est au programmeur de réactiver l'interruption sitôt qu'il le désire.

NMI remet IFF1 à zéro, qui contrôle ION/IOF, mais ne modifie pas IFF2.

Il est donc possible de mémoriser l'état du système et de le retrouver inchangé à l'enclenchement.

Un registre spécial est le registre de rafraîchissement R. C'est un registre de 8 bits, qui peut être chargé par le contenu de A, mais c'est en fait un compteur de 7 bits, incrémenté à chaque instruction. Pendant le cycle de rafraîchissement, le bit de poids fort est transféré au bus d'adresse, mais n'est pas modifié par le comptage. Quelques applications spéciales sont possibles grâce au registre de rafraîchissement; il peut, par exemple, être utilisé comme générateur de hasard 7 bits (bien que la probabilité soit faussée par le fait que certaines boucles comportent un nombre d'instructions non premier à 128).

Les 4 registres 16-bits du Z80 sont le compteur d'adresses PC et le pointeur d'adresses SP, ainsi que deux registres d'index (qui n'existent pas sur le 8080). Ainsi, avec le Z80, on peut utiliser simultanément jusqu'à 9 pointeurs (BC,DE,HL,B'C',D'E',H'L',SP,IX,IY) et les instructions utilisant les registres d'index IX et IY permettent d'ajouter un déplacement signé.

Les instructions spécifiques au Z80 (inexistantes avec le 8080) sont les instructions de saut relatif. Il en existe une de saut inconditionnel et quatre de saut conditionnel, ainsi qu'une instruction combinée de décrémentation et de saut relatif, qui permet de parcourir une boucle tant que le contenu du registre B n'est pas nul (DECJ,NE B,LOOP)

La convention pour l'adressage relatif est identique à celle qui est faite pour le 6800. Le second byte de l'instruction contient un déplacement signé de 8 bits, qui est ajouté au contenu du compteur d'adresses (lorsque ce dernier pointe déjà l'instruction suivante).

Lorsque le programmeur écrit une instruction, il considère comme adresse celle de début de l'instruction: il y a donc une différence de 2 unités avec ce que le microprocesseur prend comme adresse. JUMP .+0' signifie JUMP (PC)+0' avec PC pointant l'adresse de l'instruction suivante. Si le programmeur veut revenir à l'instruction précédente (et en supposant qu'elle comporte 2 bytes), 0' = -2 = 376 et le deuxième byte de l'instruction de saut relatif est -2-2 = -4 = 374.

Dans un programme, on n'écrira jamais JUMP .+4 ou JUMP .-23, mais par exemple JUMP NEXT ou JUMP ROUTINE. L'assembleur calculera la différence et tiendra compte de la correction de deux unités.

Pour commencer, nous ne considérerons que les registres A,B,C,D,E,F,H,L (8 bits), PC et SP (16 bits). Parmi les bits du registre F, nous nous intéresserons d'abord à S (signe du résultat), Z (vaut 1 lorsque le résultat est nul) et C (retenue produite par l'unité arithmétique).



5.2 INTRUCTIONS DE TRANSFERT

RAPPEL: CODAGE DE L'INFORMATION

Rappelons que le mot *bit*, utilisé aussi bien par l'anglais que le français représente un chiffre binaire, c'est à dire 0 ou 1.

Considérons un mot de 8 bits, que les américains appellent *byte* et les français octet. Ce mot de 8 bits, par exemple 01 000 001, peut représenter

01000001

2<sup>7</sup> 2<sup>6</sup> 2<sup>5</sup> 2<sup>4</sup> 2<sup>3</sup> 2<sup>2</sup> 2<sup>1</sup> 2<sup>0</sup>

128 64 32 16 8 4 2 1

200 100 40 20 10 4 2 1

101 (octal)

01000001

80 40 20 10 5 2 1

4 1

01000001

01000001

un nombre binaire, chaque bit ayant un poids égal à 2<sup>0</sup>, 2<sup>1</sup>, 2<sup>2</sup>, 2<sup>3</sup>, ..., 2<sup>7</sup> (de droite à gauche).  
Ce nombre binaire est équivalent à 101 octal ou 65. décimal (les nombres décimaux sont suivis d'un point).

si l'on partage les 8 bits en 2 groupes de 4 bits et si l'on prend les équivalents décimaux des 2 nombres binaires de 4 bits, on obtient le nombre BCD (décimal codé binaire) 41.

représente aussi l'une des 256 instructions possibles d'un ordinateur 8 bits (pour le Z80, LOAD B,C qui copie le contenu du registre C dans le registre B).

représente la lettre A dans le code ASCII.

INSTRUCTIONS DE TRANSFERT ENTRE REGISTRES ET MEMOIRE

Les instructions de transfert sont toutes caractérisées par le code mnémonique LOAD.

Processeur

A

B

Mémoire

LOAD A,B

L'instruction LOAD A,B transfère le contenu du registre B dans le registre A. Le contenu de B n'est pas modifié.

Adressage entre registres

Il y a 49 instructions de transfert entre les 7 registres de 8 bits A,B,C,D,E,H,L. Le tableau complet de ces instructions prendrait beaucoup trop de place et l'on écrit de façon condensée

4 100++

LOAD r,s

Load r with content of s

r

70

0

10

20

30

40

50

A

B

C

D

E

H

L

s

7

0

1

2

3

4

5

A

B

C

D

E

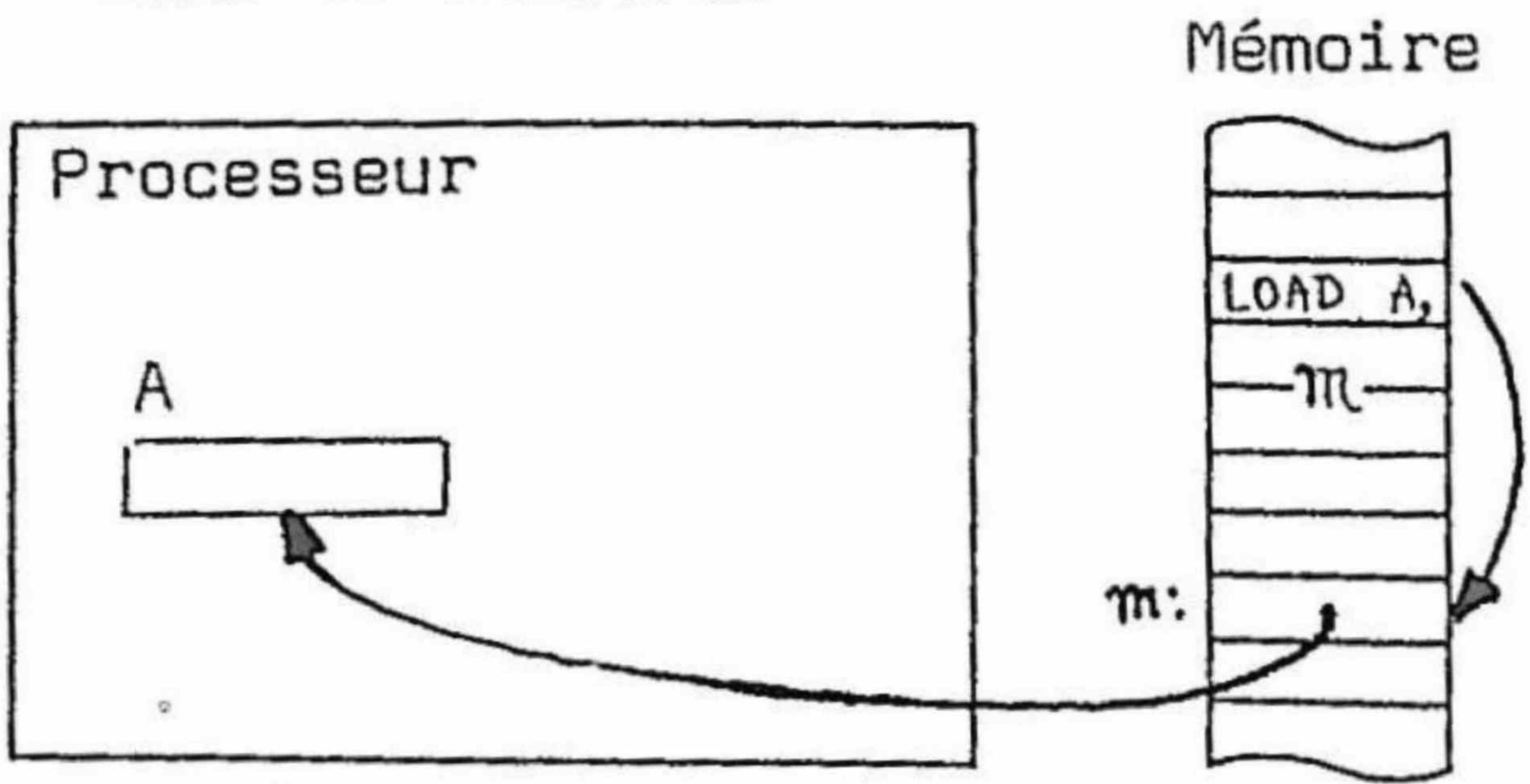
H

L

Pour assembler une instruction déterminée, on effectue mentalement deux additions (en octal). Le ++ dans le code de base signifie qu'il faut ajouter deux valeurs, qui dépendent des opérandes (le tableau des valeurs à ajouter se trouve à proximité). Par exemple, le code octal correspondant à LOAD D,B est 100+20+0 = 120 .



Un autre type d'instruction de transfert est LOAD A,m, où m est une adresse dans la mémoire.



Adressage absolu

L'instruction LOAD A,m transfère dans A le contenu de la position mémoire d'adresse m.

L'avantage de cette instruction est que l'on peut modifier facilement le programme en modifiant le contenu de m.

Les transferts avec la mémoire ne peuvent se faire qu'avec le registre A, et sont codés

13

72

m

LOAD A,m

Load A absolute

13

62

m

LOAD m,A

m 16-bit number

Trois mots de 8 bits sont nécessaires pour coder une instruction de transfert entre un registre de 8 bits et une position mémoire. Le premier byte caractérise l'opération et le registre concerné, le deuxième byte contient les bits de poids faible de l'adresse, et le troisième byte les bits de poids fort. Par exemple, l'instruction LOAD A,PREMNB, destinée à transférer dans A le premier nombre d'une série de valeurs préalablement mises en mémoire (PREMNB est par exemple à l'adresse valant 2057 octal) se code:

72

57

4

adresse 57

page 4

adresse complète 2057 = 4 · 400 + 57

Le fractionnement de l'adresse complète en deux mots de 8 bits revient à considérer des pages de 256. positions, avec dans chaque page une adresse 8 bits valant 0 à 377. L'adresse dans la page se trouve dans le 2e byte, l'adresse de la page se trouve dans le 3e byte, et le tableau de correspondance suivant facilite le fractionnement:

adresse	0 - 377	page 0
	400 - 777	1
	1000 - 1377	2
	1400 - 1777	3
	2000 - 2377	4
	2400 - 2777	5
	3000 - 3377	6
	3400 - 3777	7
	4000 - 4377	10
	...	
	40000 - 40377	100 (Ecran SMAKY 6)

On remarque une relation entre le nombre de milliers, multiplié par deux en octal et la page: par exemple l'adresse 6750 se code

6 0 0 0 + 4 0 0 + 3 5 0

page 2x6 + 1

14 + 1

page 15 adresse 350

Pour coder l'instruction qui transfère dans le registre A le contenu de la position mémoire 6750, on utilise les codes suivants

5.2-2

72

350

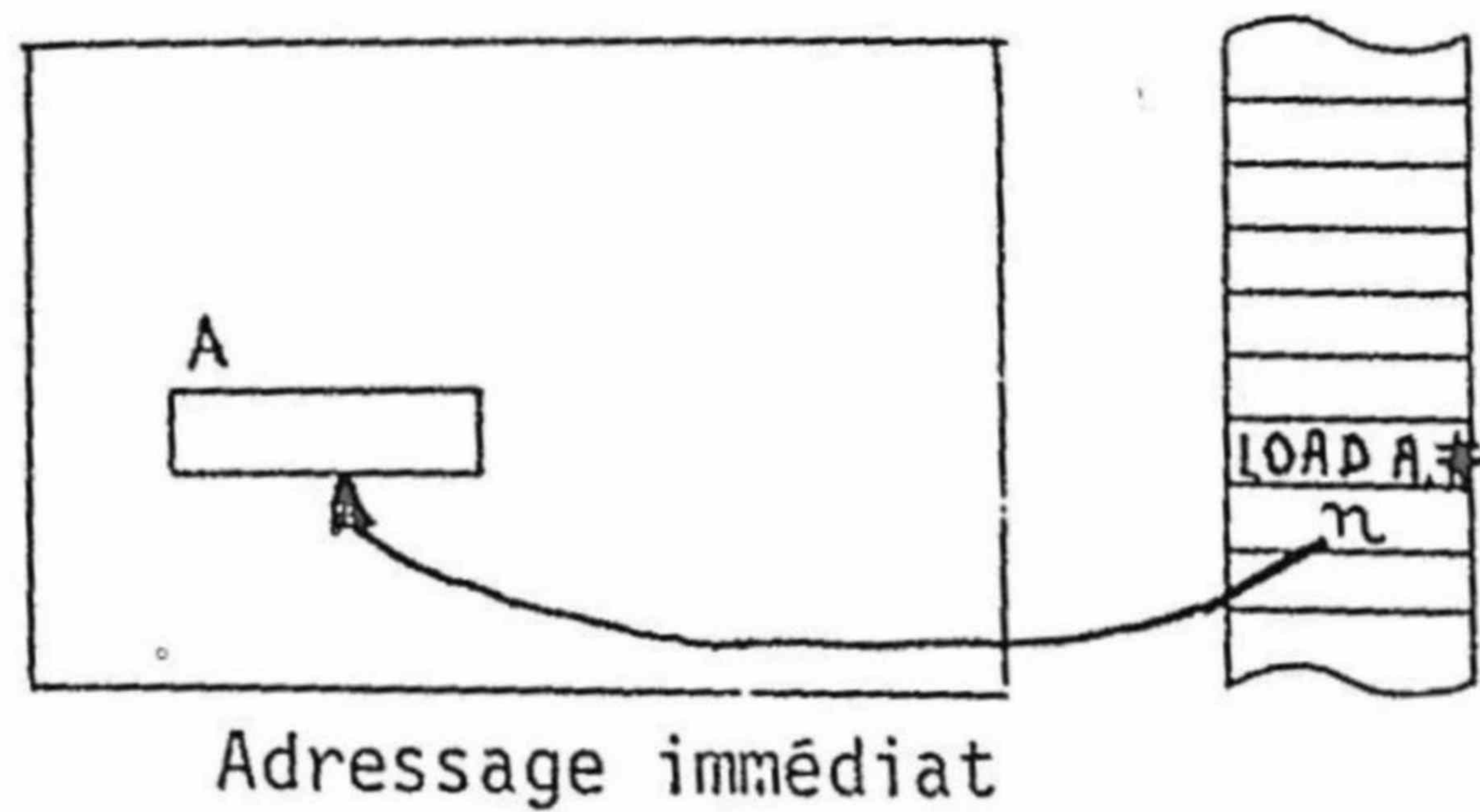
15

LOAD A,6750



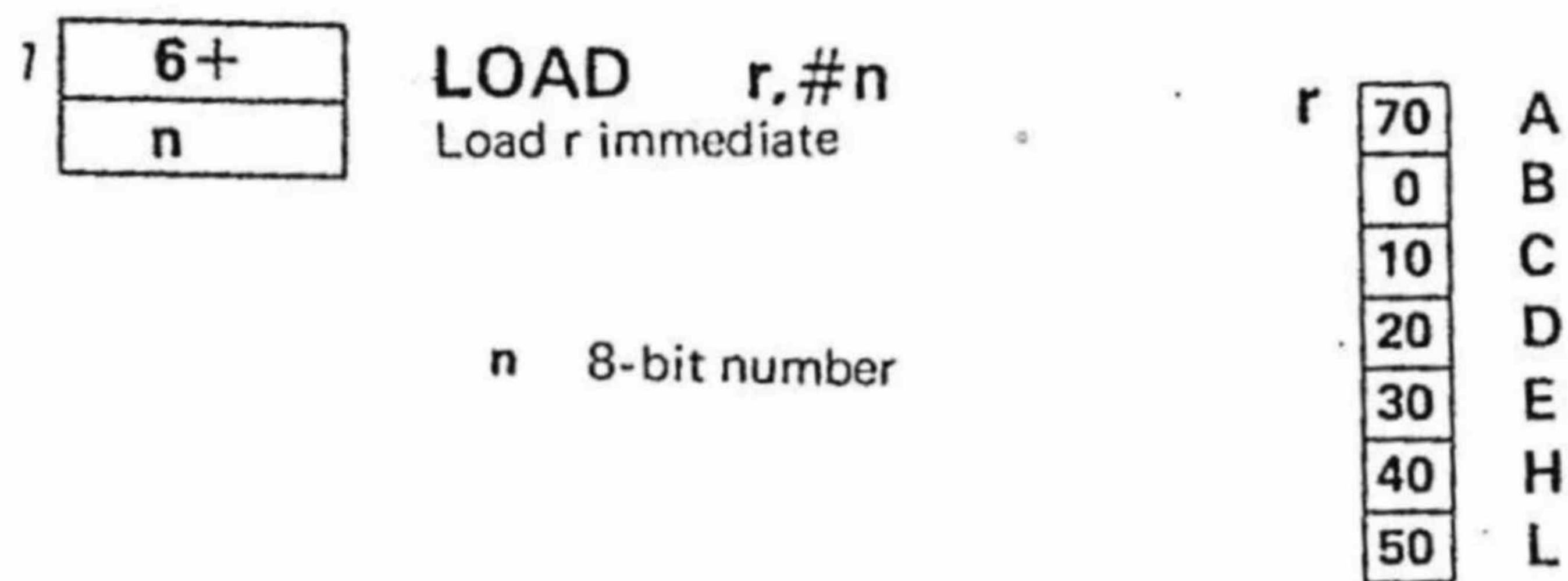
INSTRUCTIONS D'INITIALISATION DES REGISTRES

Un registre peut être initialisé à une certaine valeur prévue par le programme, comme nous l'avons vu dans la première partie.



L'instruction `LOAD A, #n` (`#` se lit valeur) prend la valeur `n` et la met dans le registre `A`.

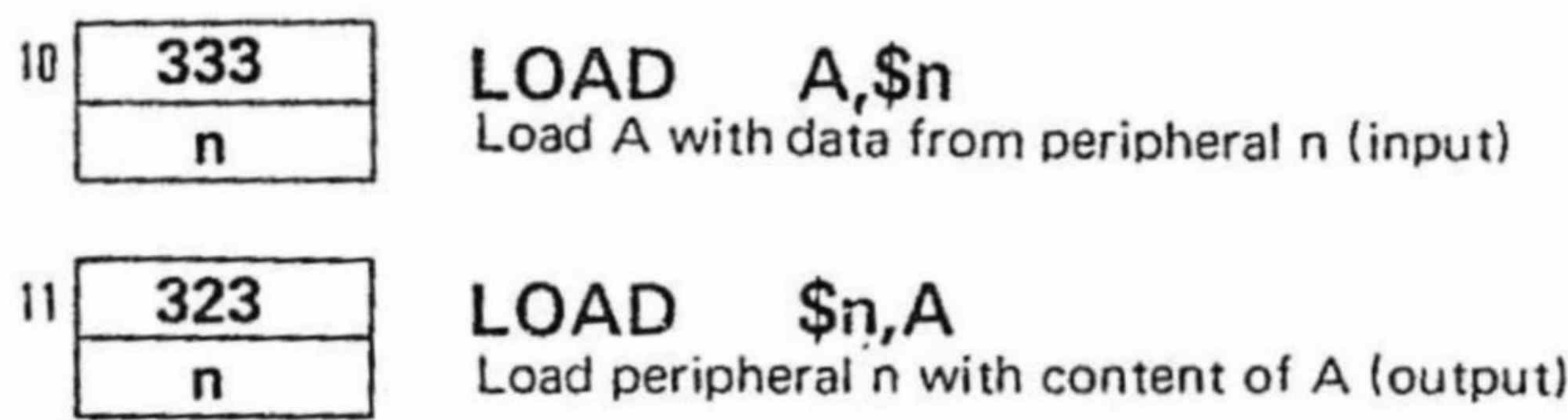
Les instructions d'initialisation des registres peuvent s'écrire



Ces instructions ont deux bytes.  
`n` est une valeur numérique de 8 bits (0 à 377) représentée dans l'instruction par un symbole évoquant sa signification.

INSTRUCTIONS DE TRANSFERT ENTRE REGISTRES ET PERIPHERIQUES

Le Z80 permet de définir jusqu'à 256. adresses de périphériques, numérotées de 0 à 377, dans lesquelles on peut lire ou écrire comme en mémoire avec les instructions suivantes:



Les adresses de périphériques se distinguent des adresses mémoire grâce au signe `$`. Le transfert peut donc se faire directement avec le registre `A`. Souvent seule une partie des huit bits d'adresse est décodée, parce que l'on a rarement besoin de 256. périphériques. Le DAUPHIN, par exemple, ne décode que 6 bits d'adresse de périphériques. Les instructions `LOAD A, $1`, `LOAD A, $101`, `LOAD A, $201` et `LOAD A, $301` sont alors tout à fait équivalentes, mais il n'y a pas lieu d'utiliser les trois dernières. (Nombre maximum de périphériques distincts: 64).

INSTRUCTIONS DE TRANSFERT AVEC LES REGISTRES 16 BITS

Les registres du Z80 sont associés par paires pour certaines instructions: `H` avec `L`, `D` avec `E`, `B` avec `C`. Les instructions de type `LOAD HL, BC` n'existent pas, car on peut les faire facilement avec deux instructions `LOAD H, B`  
`LOAD L, C`

Il existe en revanche une instruction qui permute les contenus des registres `HL` et `DE` (et ceux-là seulement)



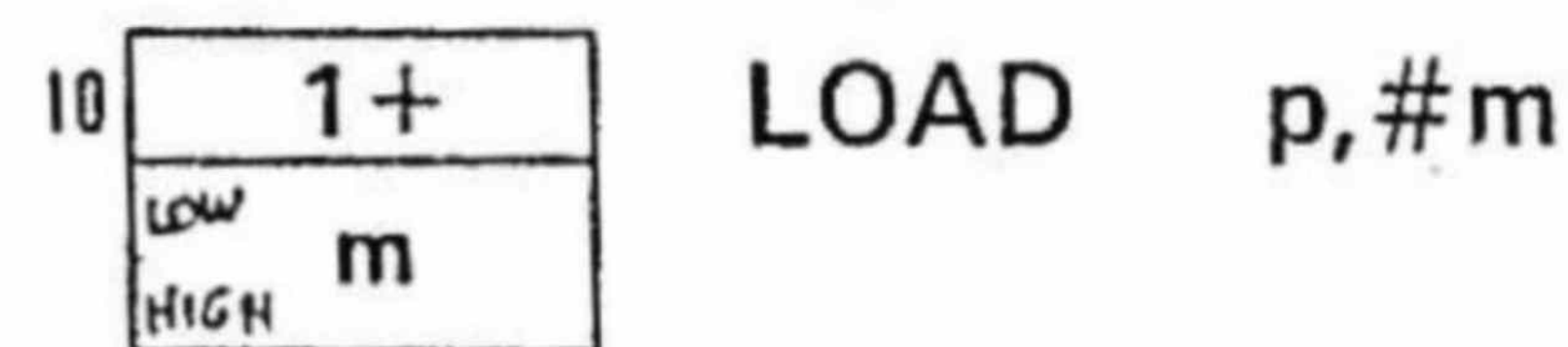


Le transfert de 16 bits en mémoire (aux adresses  $m$  et  $m+1$ ) avec le registre HL est possible (adressage absolu)



Le Z80 autorise également le transfert des registres BC,DE,SP.

L'initialisation d'un registre 16 bits par une valeur donnée dans l'instruction (adressage immédiat) est également possible

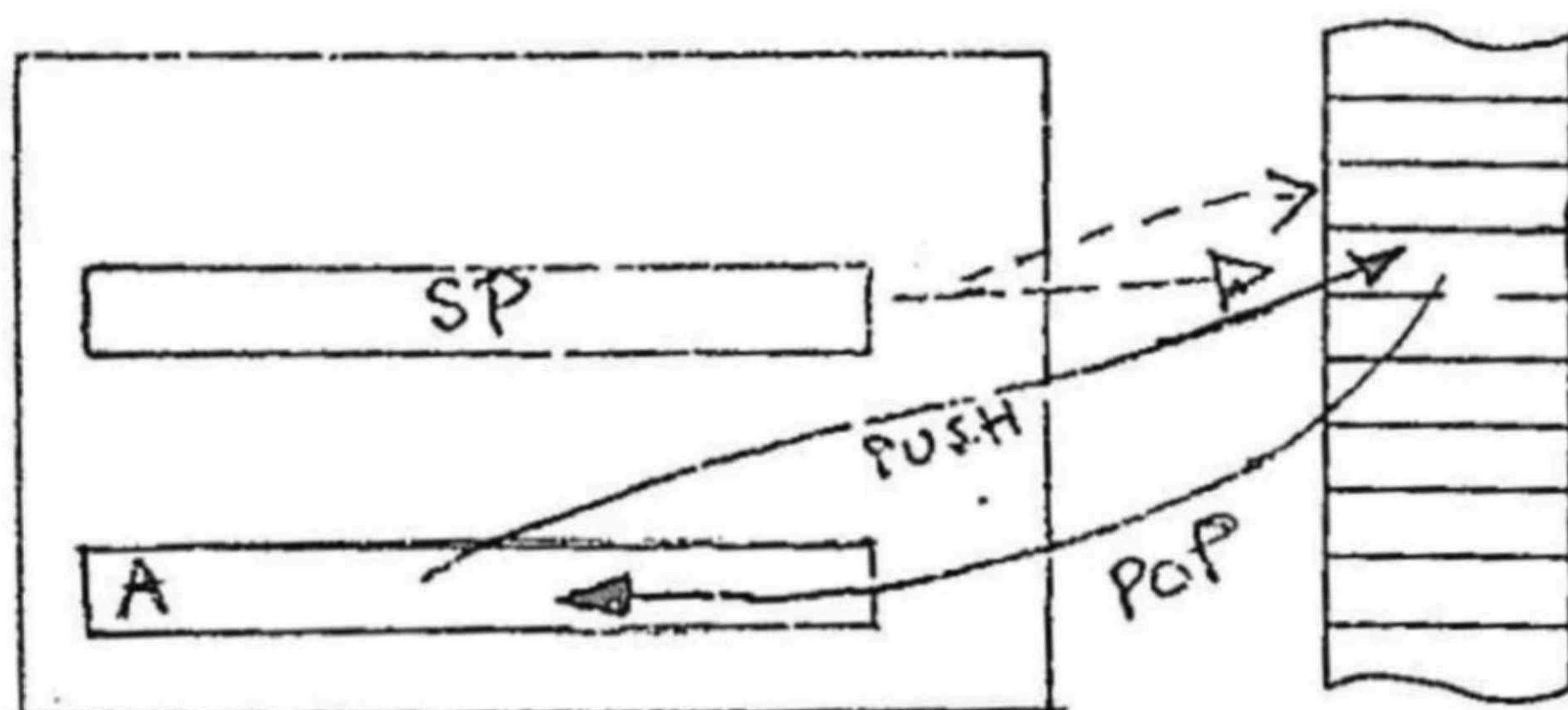


P	0	BC
	20	DE
	40	HL
	60	SP

On remarque comme avant que dans l'instruction la donnée de 16 bits est coupée en deux avec tout d'abord les 8 bits de poids faible (registre L,E ou C), puis les 8 bits de poids fort.

### UTILISATION DE LA PILE :

Une autre possibilité de transfert utilise le registre SP /*Stack pointer*/, appelé pointeur de pile. C'est un registre 16 bits, dont le contenu représente l'adresse d'une certaine position mémoire.



L'instruction PUSH A transfère le contenu de A dans la position pointée par SP et, simultanément, décrémente le registre SP. En effectuant successivement PUSH A, PUSH A... on écrit le contenu de A dans les positions mémoire successives en dessus (si les lignes adresses de la mémoire sont en haut du dessin) de la première.

Avec le Z80, on peut seulement sauver sur le stack des paires de registres: A et F, BC, DE, HL. En général on effectue PUSH AF, PUSH BC, PUSH DE ce qui mémorise les contenus des registres AF, BC, DE dans 6 positions mémoire successives (l'utilisateur ne se préoccupe pas de savoir lesquelles). Ensuite on reprend ces valeurs, dans l'ordre inverse, au moyen des instructions POP DE, POP BC, POP AF.

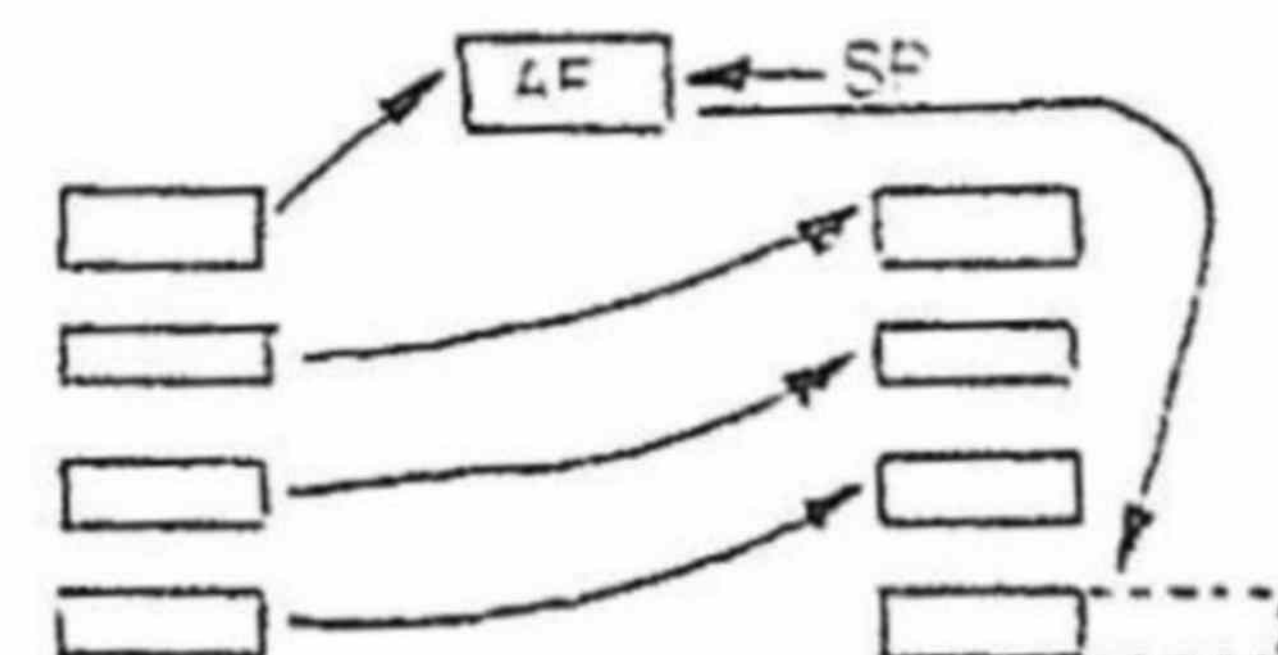
La pile /*stack*/ doit être initialisée pour pointer une zone mémoire disponible. Cette initialisation est faite par le programme moniteur. Lorsqu'on n'utilise pas ce programme moniteur, il faut définir la pile soi-même.

```
11 305+ PUSH p
10 301+ POP p
    [POP AF modifies all flags]
```

P	60	AF
	0	BC
	20	DE
	40	HL

En utilisant ces nouvelles instructions, le programme permutant circulairement les contenus des registres A,B,C,D s'écrit simplement

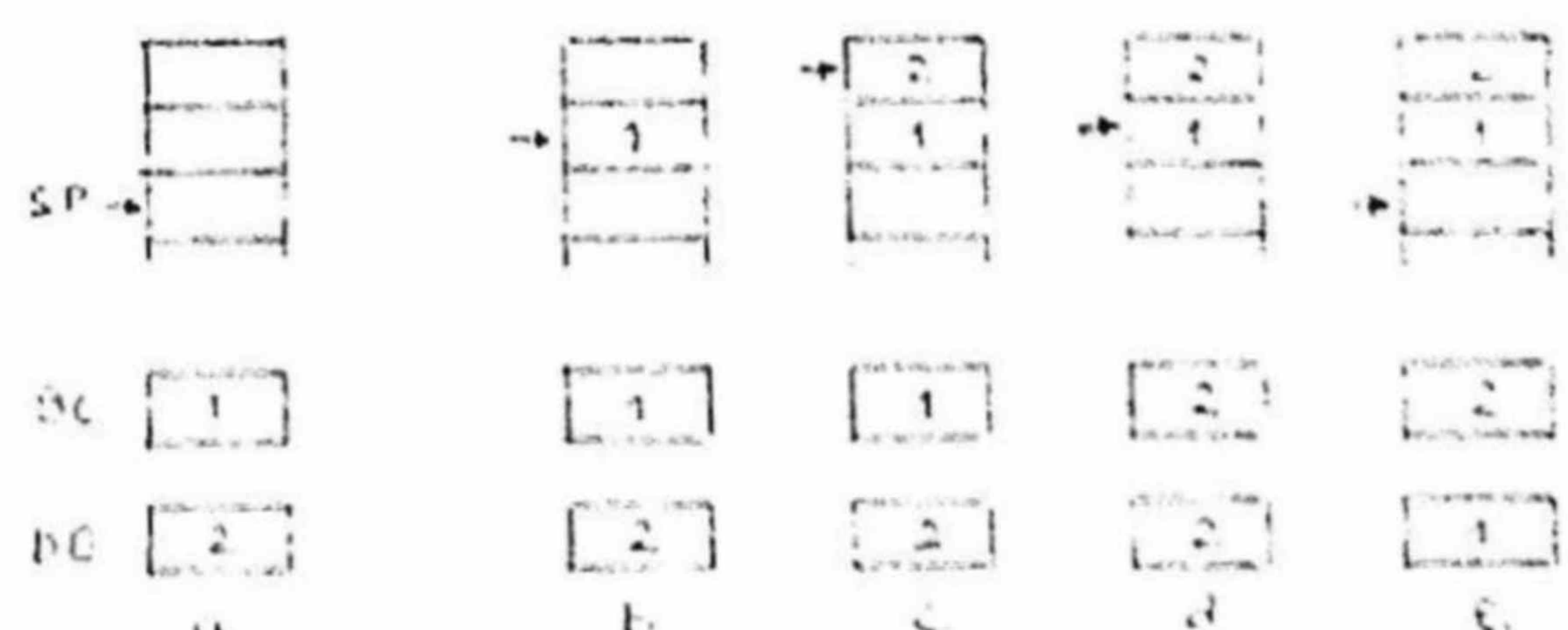
```
LOAD SP,#STACK ;stack initial
PUSH AF
LOAD A,B
LOAD B,C
LOAD C,D
POP DE
```



;D contient alors la dernière valeur placée sur la pile, soit le contenu primitif de A.

Comme l'instruction EX BC,DE n'existe pas, on peut la remplacer par:

```
PUSH BC
PUSH DE
POP BC
POP DE
```





### 5.3 COMPLEMENT A 1 ET A 2

Sans vouloir redéfinir de façon détaillée les notions de complément et de représentation des nombres négatifs, rappelons que le complément à 1 d'un mot binaire s'obtient en inversant tous ses bits, ou en effectuant la différence avec un mot de même longueur qui ne comporte que des 1.

Exemples: mot de 8 bits: 10 110 101 = 265 octal  
complément à 1: 01 001 010 = 112 octal

Calcul du complément	11 111 111	377
à 1 par soustraction:	-10 110 101	265
	<u>01 001 010</u>	<u>112</u>

Mot de 16 bits:            1 101 011 100 111 110 = 153476 octal  
Complément à 1:            0 010 100 011 000 001 = 024 301

[illegible]

Le calcul en octal directement évite de devoir écrire des lignes de 0 et de 1: il est très facile, car les règles sont ici identiques à celles du système décimal.

Le complément à 2 s'obtient en faisant la différence avec un nombre égal à  $2^n$ ,  $n$  étant le nombre de bits. Ce nombre a partout des 0, avec un 1 pour le poids immédiatement supérieur.

Exemples: mot de 8 bits: 10 110 100 = 264 octal

Calcul du complément à 2:  $\begin{array}{rrrr} \bar{1}0\bar{0} & \bar{0}\bar{0}\bar{0} & 000 & 400 \\ -10 & 110 & 100 & -264 \\ \hline 01 & 001 & 100 & 114 \end{array}$

En octal 8 bits le calcul se ramène à des différences à 8, puis à 7, avec pour chiffre de poids le plus fort une différence à 4 ou à 3, car ce chiffre ne code que deux bits.

Si on a des mots de 16 bits, il faut faire la différence à 200 000. Dans la pratique on fait la différence à 177 777 et on rajoute 1.

Le complément à 2 d'un nombre est généralement utilisé pour représenter l'opposé de ce nombre. Il est important de connaître la longueur du mot binaire et être sûr que les nombres positifs ou négatifs à représenter ne dépassent pas la grandeur permise.

Exemples: mots de 8 bits: +45 représenté 00 100 101  
 -45 représenté par son complément à  $2^8$ , égal à  
 400 - 45 = 333 11 011 011  
 bit de signe

+243 ne peut pas être représenté (valeur maximum +177)

-303 ne peut pas être représenté (valeur minimum -200 représenté par 20)

Autres exemples	Nombre	Complément à 2
	2	376 représente -2
	14	364 représente -14
	321 (-57)	57



Les nombres représentés ainsi sont appelés nombres arithmétiques. Le bit de poids le plus fort est le bit de signe. Lorsqu'il vaut 1, le nombre est négatif et représenté sous forme de complément à 2. Pour en connaître la valeur absolue, il faut en reprendre le complément à 2.

Exemple: Quel est l'équivalent décimal du nombre arithmétique octal 8 bits 323 ?


- Ce nombre est négatif car le 8e bit vaut 1 ( > 200 base 8)
- La valeur absolue, égale au complément à 2, vaut  $400 - 323 = 055$   
(calcul mental:  $0-3$ , c'est-à-dire  $8-3 = 5$  avec emprunt  
 $0-\text{emprunt}-2$ , c'est-à-dire  $7-2=5$  avec emprunt  
 $4-\text{emprunt}-3 = 0$ )
- La valeur décimale équivalente est  $55 (\text{octal}) = 5 \cdot 8 + 5 = 45$ . (décimal)
- Le nombre arithmétique 8 bits 323 donné représente le nombre décimal -45.

Il faut remarquer dans la donnée de cet exemple que les 3 termes arithmétique octal 8 bits sont importants. Le nombre pourrait être un nombre positif octal 8 bits (certains parlent alors de nombre logique). Dans ce cas, les 8 bits sont utilisés pour les nombres de 0 à 377, et il n'est plus possible de représenter les nombres négatifs.

Le nombre pourrait être un nombre arithmétique octal 9 bits. Dans ce cas, 323 serait un nombre positif, car le 9e bit vaut 0.

Si le nombre était un nombre arithmétique décimal, il ne faudrait pas préciser le nombre de bits, mais le nombre de digits, et définir clairement comment le signe est représenté.

La représentation des nombres négatifs sous forme de nombres arithmétiques en complément à 2 facilite considérablement les opérations arithmétiques. Il suffit d'ajouter les compléments au lieu de soustraire. Par exemple si l'on doit effectuer l'opération 8 bits  $124+31-173$  (octal), et que l'on s'est assuré que chaque nombre et chaque résultat partiel ne dépasse pas la capacité de la machine (7 bits plus un 8e bit de signe), il suffit de convertir -173 en son complément à deux 8 bits ( $400-173=205$ ) et d'additionner

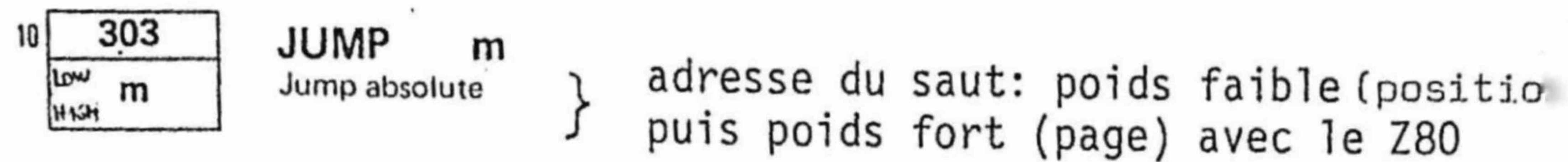
$\begin{array}{r} 124 \\ + 31 \\ \hline 155 \end{array}$	$\begin{array}{r} 155 \\ + 205 \\ \hline 362 \end{array}$		Le résultat est négatif (> 200) et peut être conservé tel quel pour les calculs ultérieurs.
--	---	---	---

Ces quelques exemples montrent bien la diversité des représentations des nombres et les problèmes et erreurs qui peuvent apparaître lorsque la représentation utilisée n'a pas bien été définie et comprise.



## 5.4 INSTRUCTIONS DE SAUT

Les instructions de saut permettent de revenir en arrière, passer par-dessus une zone réservée, etc.



Comme exemple d'application d'un saut, citons le raccommodage */patch/* d'un programme dans lequel on doit insérer une ou plusieurs instructions oubliées. Plutôt que de réassembler et recharger toute la suite du programme, on peut supprimer quelques instructions et les remettre avec l'instruction oubliée dans la zone de raccommodage.

```

EXEMPLE:  PROG: 100      LOAD  D, # 0
              1
              2      LOAD  B, # 15
              3                      OUBLI:  ADD  A, # 10
              4      LOAD  TRUC, A
              5
              6
              7      ADD   A, # 10
  
```

## Programme "racommodé"

```

      PROG: 100      LOAD  D, # 0
              1
              2  303  JUMP   PATCH
              3  200
              4      0
              5      plus utilisé
NEXT:  6
              7      ADD   A, # 10

PATCH: 200      LOAD  B, # 15
              1
              2      ADD   A, # 10
              3
              4      LOAD  TRUC, A
              5
              6
              7  303  JUMP   NEXT
          210  106
              1      0
  
```

En plus du saut absolu, il existe une instruction de saut relatif. L'adressage relatif permet de définir une adresse par rapport à l'adresse de l'instruction qui s'y réfère, de même que l'on dit dans le langage courant "il habite deux maisons plus loin que moi". L'avantage est que les nombres sont plus petits et prennent moins de place, donc les programmes plus courts et moins coûteux en mémoire.



Le déplacement  $\ell$  permet de sauter de 1 à 177 positions mémoire ou de revenir en arrière de 177 positions au maximum (dans ce cas  $\ell$  vaut de 377 à 200). Le programmeur, s'il fait l'assemblage à la main, doit calculer le déplacement en faisant la différence entre l'adresse de l'instruction à laquelle il veut sauter et l'adresse de l'instruction qui suit l'instruction de saut relatif. Si le saut revient en arrière (déplacement négatif), le complément à 2 est utilisé.



EXEMPLE:     *Le programme vu précédemment devient*

```

PROG:  100          LOAD   A, # 0
        1
        2   30     JUMP.   PATCH
        3   74
NEXT:   4          LOAD   TRUC, A
        5
        6          ADD    A, # 10
        7

PATCH: 200          LOAD   B, # 15
        1
        2          ADD    A, # 10
        3
        4   30     JUMP    NEXT
        5  276

200-104 = 74

104-206 = -102 = 377-102+1 =
          = 275 + 1 = 276

```

Une autre instruction qui utilise l'adressage relatif est

8

20

13

ℓ'-2

DECJ,NE B,.,+ℓ'

13 states if B=∅

Decrement B and  
jump relative if result  
non equal to zero  
(no flags modified)

qui permet de faire facilement des boucles d'attente. DECJ,NE B,.,+0, décrémente le registre B jusqu'à ce que son contenu soit ∅. Si la valeur initiale de B est nulle, la boucle est effectuée 400 fois (octal) = 256. , valeur maximum possible.

Ainsi l'instruction 

20

376

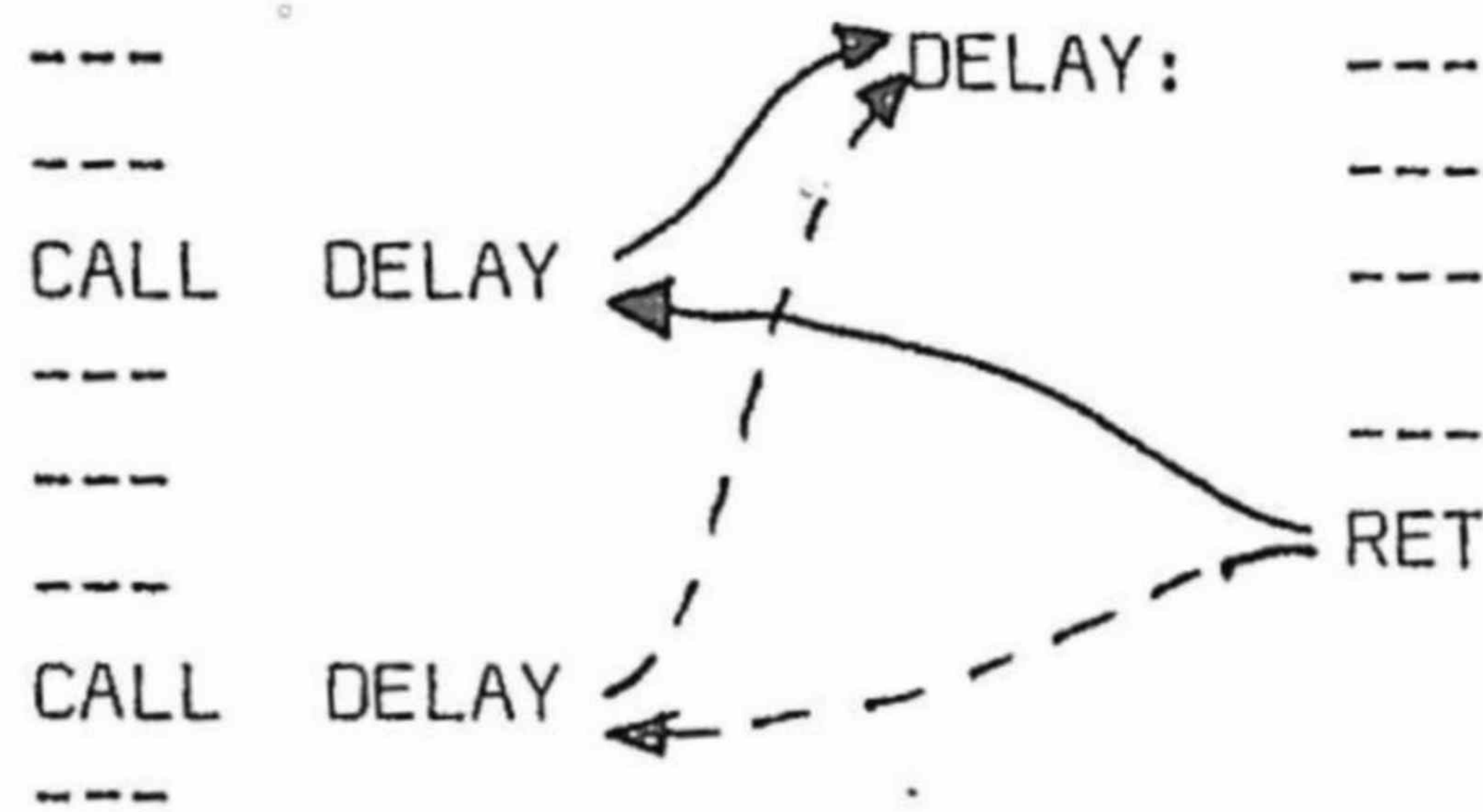
 DECJ,NE B,., qui demande 8 cycles pour être exécutée prend un temps total de 256.x8.x0,4 μs = 820 μs si la valeur initiale de B est ∅ et si le processeur tourne à vitesse maximale. Le symbole . (point) veut dire PC (compteur d'adresses). JUMP . est un saut sur place (seul un RESET permet d'en sortir) que l'on préfère écrire en général STOP: JUMP STOP .



5.5 APPELS DE SOUS-PROGRAMMES

Lorsque la même partie de programme doit apparaître à plusieurs endroits du programme (par exemple une attente de quelques millisecondes), il est stupide de la recopier, sauf si c'est plus court ou plus rapide.

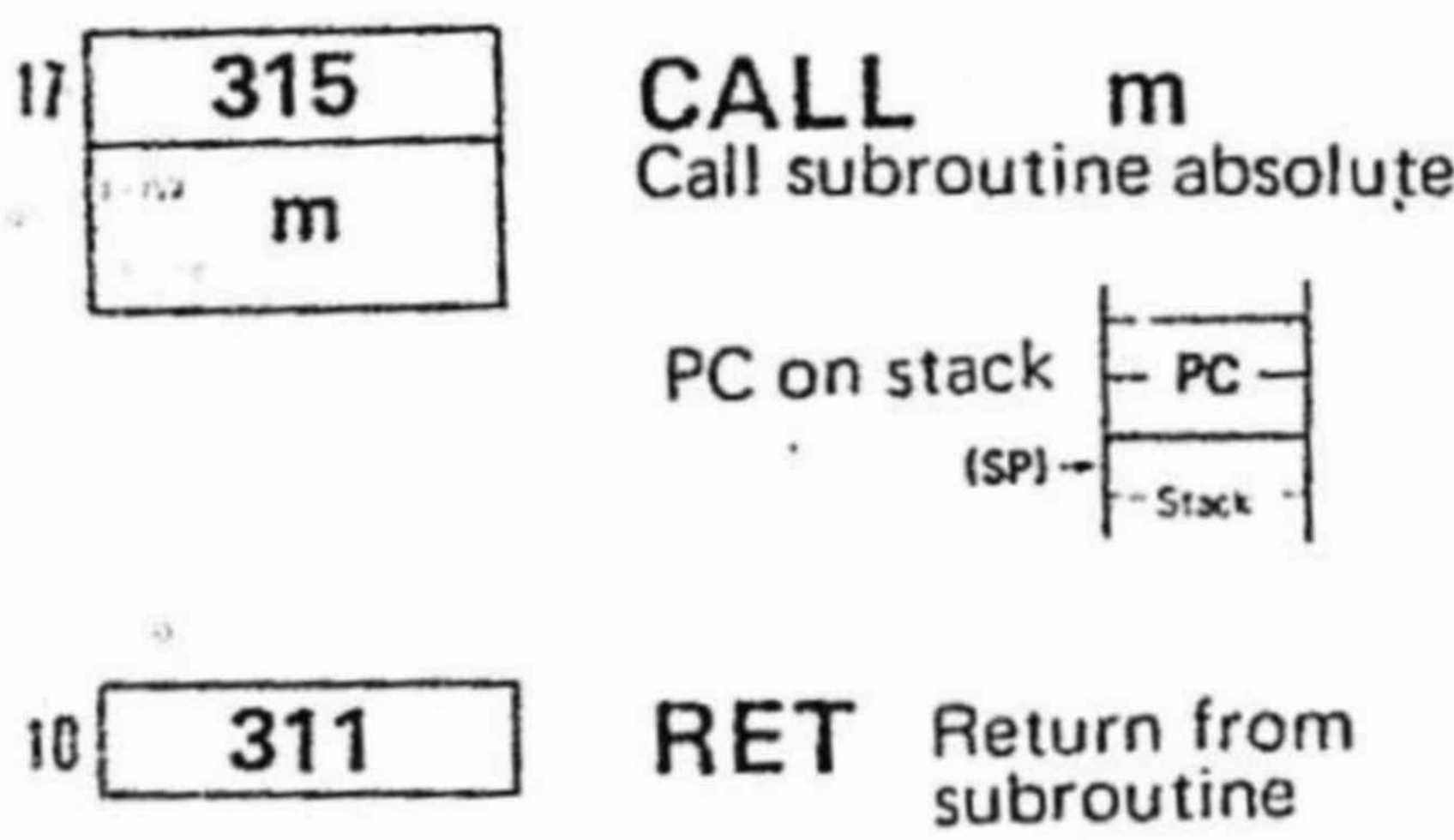
L'instruction CALL permet de sauter à la copie unique de cette partie de programme appelée alors sous-programme /sub-routine/, avec retour automatique à la suite du programme à la fin du sous-programme, lorsque l'instruction RET /return/ est exécutée.



On ne peut pas mettre une instruction JUMP à la fin du sous-programme, car on retournerait toujours à la même adresse. L'instruction RET va chercher une adresse, mémorisée dans le registre SP /Stack Pointer/ du processeur lors du CALL, qui est l'adresse de l'instruction suivante dans le programme principal.

L'instruction CALL est identique à un JUMP avec sauvetage de l'adresse de l'instruction suivante (qui se trouve dans le PC /Program Counter/) sur la pile. On peut dire que CALL X est équivalent à PUSH PC suivi de JUMP X.

On remarque dans le Z80 l'existence d'une instruction CALL à 1 byte, appelée parfois RST, qui permet d'appeler des routines placées aux positions 0, 10, 20, ..., 70 de la mémoire.



0	0
10	10
20	20
30	30
40	40
50	50
60	60
70	70

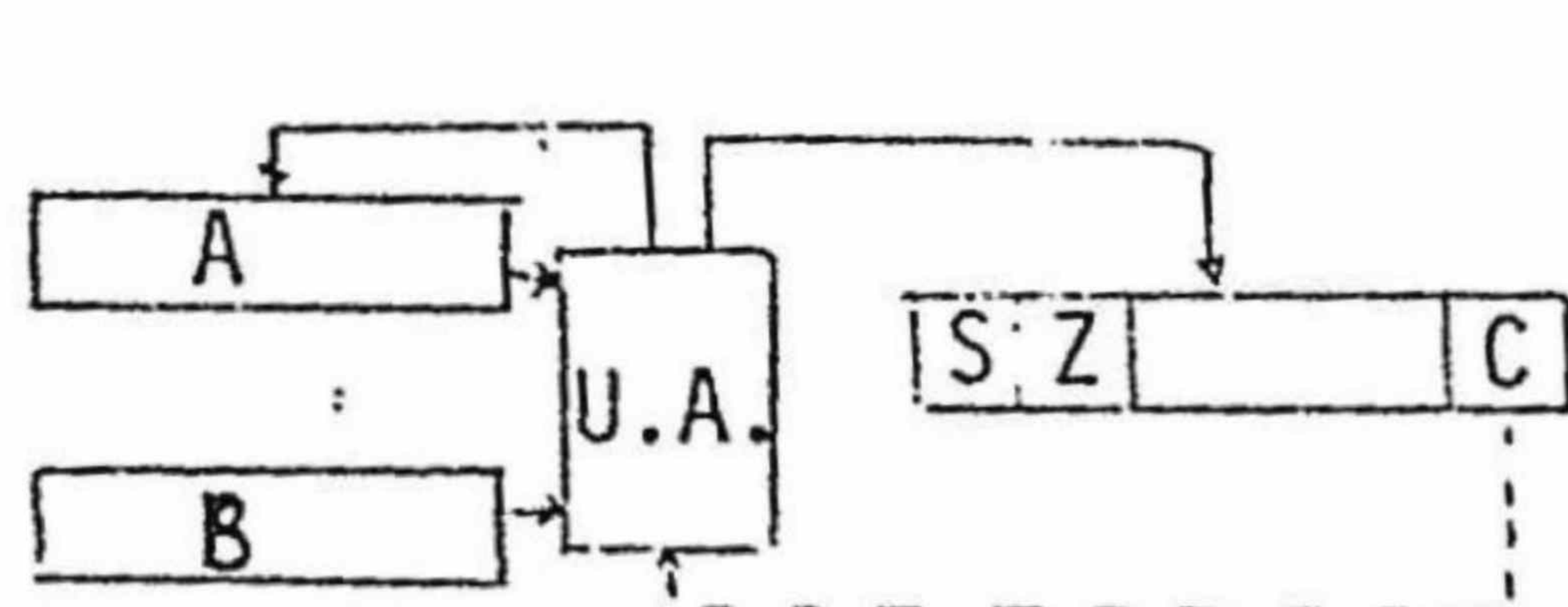


## 5.6 INSTRUCTIONS ARITHMETIQUES

## INSTRUCTIONS D'ADDITION

Après les instructions de transfert et de saut, nous abordons les instructions qui effectuent des opérations. (addition, soustraction, comparaison, décalage,...). Nous avons aperçu dans un exemple précédent l'instruction `ADD A, #10`, mais nous allons d'abord étudier les opérations entre deux registres.

L'instruction `ADD A,B` , par exemple, additionne les contenus des registres A et B et met le résultat dans A. Elle modifie donc A, ainsi que le registre de flags.



S bit $2^7 = 200$	bit de poids fort du résultat (signe (S=0 positif; S=1 négatif))
Z bit $2^6 = 100$	vaut 1 si résultat = 0
C bit $2^0 = 1$	Carry vaut 1 si l'addition produit un dépassement de capacité

L'instruction ADDC A,B additionne les contenus des registres A et B et le contenu du Carry

Lorsque les additions ne se font pas sur des nombres octaux, mais sur des nombres BCD /*Binary Coded Decimal*/, il faut faire suivre ADD ou ADDC de DAA A /*decimal Adjust*/, qui corrige le résultat binaire intermédiaire.

Les additions peuvent également être effectuées entre registres 16 bits et nous résumons toutes les additions entre registres en écrivant

4 7	200+	ADD A,r [S,Z,C,V,H,N-Ø]																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															</
--------	------	----------------------------	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

Lorsqu'il faut faire des additions avec des nombres de plus de 8 ou 16 bits, on décompose en tranches.

EXEMPLES Soit à ajouter deux nombres de 24 bits.  
On les place dans les registres B,C,D et E, H, L respectivement

①

B	0	1	1	1	0	1	1	0
E	1	1	0	0	0	0	1	1

①

C	1	0	0	1	1	0	1	0
H	0	0	1	0	0	1	0	1

D	1	1	0	1	0	1	0	0
L	0	1	1	0	1	1	1	0

---

B	0	0	1	1	1	0	0	1
C	1	1	0	0	0	0	0	0
D	0	1	0	0	0	0	1	0

Le plus simple serait de pouvoir écrire

```
ADD    D,L
ADDC   C,H
ADDC   B,E
```

qui tient compte du Carry qui peut se propager d'un groupe à l'autre.



Ces instructions n'étant pas disponibles, il faut compliquer le programme:

```

LOAD  A,D }
ADD   A,L }  ADD   D,C
LOAD  D,A }
LOAD  A,C }
ADDC  A,H }  ADDC  C,H
LOAD  C,A }
LOAD  A,B }
ADDC  A,E }  ADDC  B,E
LOAD  B,A }

```

Pour additionner deux nombres décimaux contenus dans HL et DE, on ne peut utiliser l'instruction ADD HL,DE. Il faut passer par l'accumulateur A et faire le programme suivant:

```

DADD:  LOAD  A,L
        ADD   A,E
        DAA   A
        LOAD  L,A
        LOAD  A,H
        ADDC  A,D
        DAA   A
        LOAD  H,A

```

## INSTRUCTIONS DE SOUSTRACTION

Les instructions de soustraction entre registres sont les suivantes:

4	220+	SUB	A,r		15	355	SUBC	HL,p
7		[S,Z,C,V,H,N-1]				102+	[S,Z,C,V,H,N-1]	
4	230+	SUBC	A,r	Subtract and				
7		[S,Z,C,V,H,N-1]		subtract carry				
4	47	DA	A	Z80 : Valid after ADD (N=0) and SUB (N=1)				
		[S,Z,C,P,H]						

Les soustractions en BCD doivent être suivies de DA A.

L'instruction SUB HL,DE n'existe pas sur le Zilog Z80. Souvent, il faut la remplacer par un groupe d'instructions que l'on peut appeler par un sous-programme

```

;---  CALL  RSUB      ;routine calculant SUB HL,DE
                        ;cette routine modifie A
RSUB:  LOAD  A,L      ; le flag C est initialisé correctement
        SUB  A,E      ;soustrait les bytes de poids faible
        LOAD L,A
        LOAD A,H
        SUBC A,D      ;soustrait les bytes de poids fort et la retenue
        LOAD H,A
        RET

```

Remarque: il est plus simple d'utiliser d'utiliser les instructions:

```

OR      A,A
SUBC    HL,DE

```







Ce même programme peut s'écrire

```
COUNT:  INC    D
        LOAD   A,D
        DA     A
        LOAD   D,A
        LOAD   A,# 0
        ADDC   A,C
        DA     A
        LOAD   C,A
        LOAD   A,# 0
        ADDC   A,B
        DA     A
        LOAD   B,A
        JUMP,CS DEPCAP           ;dépassement de capacité
```

Ce nouveau programme est plus court et plus rapide que le précédent (sauf s'il n'y a pas de report sur les centaines).

Il est aussi possible d'ajouter ou soustraire un nombre 8 bits au contenu du registre A (adressage immédiat)

7

100+Op

n

Op

A,#n

[flags modified as above]

Op

206

216

226

236

ADD

ADDC

SUB

SUBC

Par exemple ADD A,#2 est équivalent à

INC A

INC A

sauf que le carry est modifié lorsque l'on dépasse 377.



5.7 OPERATIONS LOGIQUES

Quatre opérations logiques agissent sur les contenus des registres 8 bits du Z80: le "ET logique" AND, le "OU logique" OR, le "OU exclusif" XOR et la comparaison COMP. Le codage de ces instructions est le suivant:

4 240+ AND A,r  
[S,Z,C←0,P,H,N←0]

4 260+ OR A,r  
[S,Z,C←0,P,H,N←0]

4 250+ XOR A,r  
[S,Z,C←0,P,H,N←0]

4 270+ COMP A,r Compare  
[S,Z,C,V,H,N←1]

7 7 A  
0 B  
1 C  
2 D  
3 E  
4 H  
5 L  
6 (HL)

7 100+Op  
n

Op A,#n  
[flags modified as above]

Op 246 AND  
266 OR  
256 XOR  
276 COMP

7 states if (HL)

L'instruction AND est souvent utilisée pour masquer, enlever, c'est-à-dire mettre à zéro une partie d'un mot. Par exemple, si seuls les 4 bits de poids faible d'un nombre dans A doivent être additionnés à un autre nombre dans B, on définira un masque égal à 00001111<sub>2</sub> = 17<sub>8</sub> et on écrira

```
MASK= 17
...
AND A,#MASK      A  10101010
ADD A,B           MASK 00001111
                   00001010 à ajouter à B
```

Le AND est une sorte de passoire qui ne laisse des bits à l'état 1 que là où se trouvent des 1 dans le second opérande. Souvent on ne laisse passer qu'un seul bit et le flag EQ (equal) permet de savoir si ce bit est égal à 0 ou 1.

L'instruction OR permet de faire le OU de deux mots binaires. Elle est souvent utilisée pour forcer à 1 certains bits, et s'appelle BIS /Bit set/ sur certains processeurs. (PDP 11,...).

```
OR A,#SBIT      A  01011010
                SBIT 11000000
                11011010
```

L'instruction XOR est utile dans certaines opérations de contrôle (elle inverse les bits sélectionnés par un masque), et pour remettre à zéro les registres.

```
XOR A,A          A  01100101
                  A  01100101
                  00000000
```

Lors de l'emploi des instructions logiques, il est utile de pouvoir modifier le carry par les deux instructions

4 67 SETC Set carry  
[C←1,H←0,N←0]

4 77 CPLC Complement  
[C←C,H←0,N←0] carry

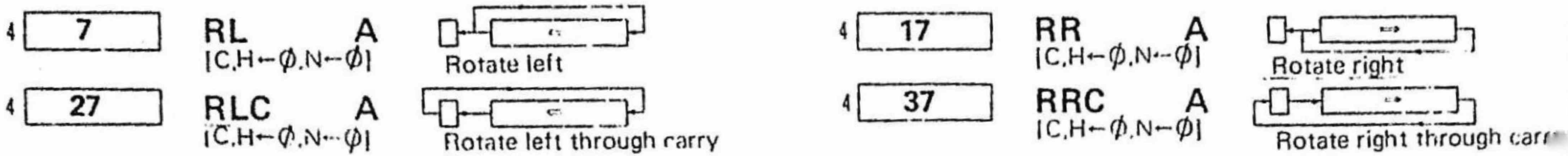
Clear Carry with e.g. OR A,A instruction

L'instruction CLRC /Clear Carry/ n'existe pas car les instructions OR A,A et AND A,A ont cet effet, en agissant toutefois simultanément sur d'autres flags.



5.8 INSTRUCTIONS DE DECALAGE

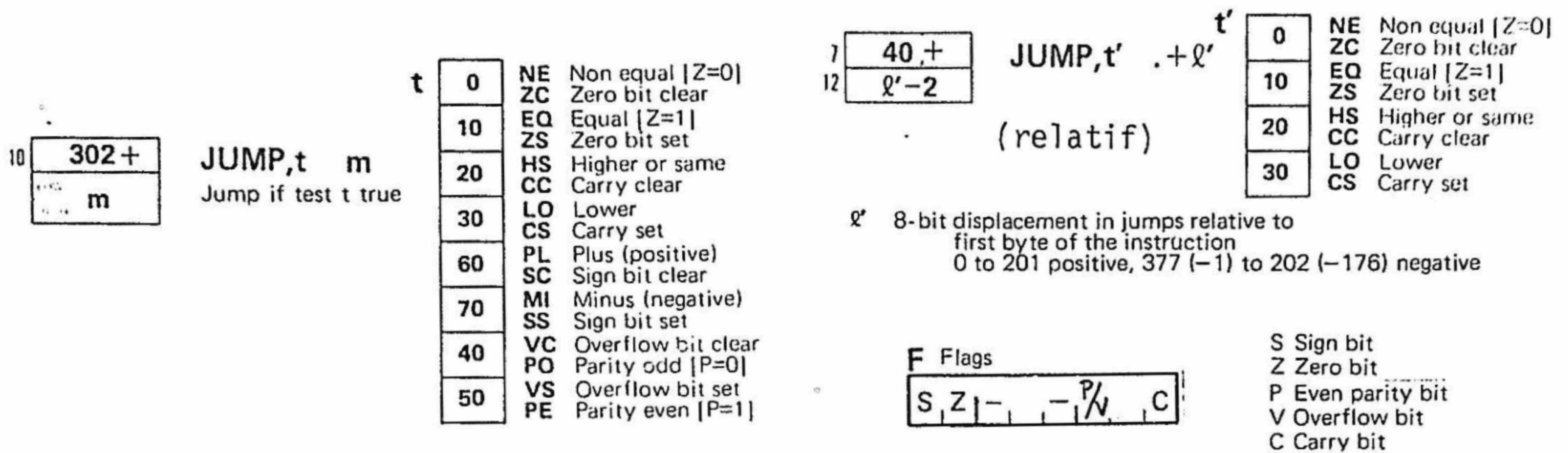
Quatre instructions d'un byte permettent de décaler à gauche ou à droite le contenu du registre A, en passant par le Carry ou non. Ce sont:





## 5.9 INSTRUCTIONS DE SAUTS CONDITIONNELS

En complément des instructions JUMP m, JUMP .+l' et DECJ,NE B,.,l' étudiées précédemment, on trouve les instructions de saut conditionnel suivantes



Les instructions de saut conditionnel donnent toute la puissance à la programmation. Selon l'état des flags, le saut s'effectue ou non (si la condition n'est pas satisfaite, on continue à l'instruction suivante), avec les possibilités suivantes:

- JUMP,NE ,ZC** saut si le flag Z n'est pas nul /non equal/, c'est à dire tant que le contenu du registre modifié précédemment par une instruction arithmétique ou logique n'est pas nul.
- JUMP,EQ ,ZS** saut si le flag Z est nul /equal/, c'est à dire si le contenu du registre modifié dans l'instruction précédente est nul.
- JUMP,CC ,HS** saut si le bit de poids faible du registre F (flag C) est nul /carry clear/
- JUMP,CS ,LO** saut si le bit de poids faible du registre F est 1 /carry set/

**EXEMPLES** Le programme suivant calcule la somme des n premiers nombres entiers. Le nombre n est dans le registre A, la somme chargée dans A également. Le programme signale s'il y a dépassement de capacité

```

SOM:          LOAD    B,A          ;B contient alors n
              LOAD    A,# 0        ;A contient la somme partielle

SO2:          ADD     A,B
              JUMP,CS DEPCAP

              DEC     B            ;décompter
              JUMP,NE SO2          ;test de fin
              } DECJ,NE B,SO2

              TRAP
DEPCAP:       TRAP                ;A contient la somme
  
```

Le programme suivant additionne le contenu de HL avec un nombre positif donné (égal à 12345, par exemple). L'opération s'effectue en deux temps, en passant par l'accumulateur. Le nombre 12345 doit être fractionné en deux bytes au moment de l'addition 012345 = 024 - 345.

```

SOMME:        LOAD    A,L
              ADD     A,# NBRE&377 ;prend les 8 bits de poids faible
              345
              LOAD    L,A
              LOAD    A,H
              ADDC    A,# NBRE/400  ;prend les 8 bits de poids fort
              24
              LOAD    H,A
              JUMP,CS DEPCAP
  
```



La multiplication de deux nombres peut se faire d'innombrables façons, selon l'algorithme utilisé, la précision voulue et les registres utilisés. L'algorithme le plus simple consiste à remplacer la multiplication par une suite d'additions (valable pour des nombres entiers seulement).

Par exemple, pour multiplier deux nombres 8 bits dans A et B, il y a avantage à faire apparaître le produit dans HL et à utiliser l'instruction ADD HL,DE. Le deuxième nombre est utilisé comme compteur de cycles et il ne peut pas y avoir de dépassement de capacité.

```
MULT:  LOAD    E,A
        LOAD    D,# 0      ;DE contient le premier nombre

        LOAD    HL,# 0     ;HL accumule les sommes partielles

MUL1:  ADD     HL,DE
        DEC     B
        JUMP,NE MUL1      ;recommence tant qu'il n'y a
                           ;pas eu B additions
        TRAP
```

La routine suivante multiplie un nombre 8 bits par un nombre 16 bits et génère un résultat 24 bits, donc sans dépassement de capacité. Cet algorithme est l'algorithme rapide d'additions et de décalages, les opérations élémentaires se faisant par mots de 16 bits entre HL et DE, avec sauvetage des bits de dépassement de capacité dans A.

```
MUL:    LOAD    B,# 8.      ;compteur des 8.=10 cycles de décalage
        EX      DE,HL       ;échange pour avoir le 2e nombre dans DE
        LOAD    HL,# 0      ;initialisation du produit partiel
MUL1:   ADD     HL,HL        ;décalage de HL
        RLC     A           ;overflow dans A et transfert du bit de poids
                           ;fort de A dans le Carry
        JUMP,CC MUL2        ;saut si le bit de poids fort est nul
        ADD     HL,DE        ;addition
        ADDC    A,# 0        ;transfert de l'overflow éventuel dans A
MUL2:   DECJ,NE B,MUL1      ;si pas terminé, recommence un cycle
        TRAP
```

Il existe d'innombrables algorithmes de division, dont l'algorithme par soustractions successives, qui est laissé comme exercice.

L'algorithme ci-dessous utilise des comparaisons et divise un mot de 16 bits par un mot de 8 bits, avec un résultat de 16 bits et un reste de 8 bits.

```
DIV:    LOAD    C,# 16.     ;compteur de cycles
        XOR     A,A         ;clear de A
DIV1:   ADD     HL,HL        ;décale HL et
        RLC     A           ;transfère le poids fort dans A
        COMP    A,B         ;compare: peut-on soustraire B ?
        JUMP,CS DIV2
        INC     L           ;oui placer 1 dans le poids faible
        SUB     A,B         ;effectuer la soustraction
DIV2:   DEC     C           ;terminé ?
        JUMP,NE DIV1        ;sinon, recommence un cycle
        TRAP    ;fin
```

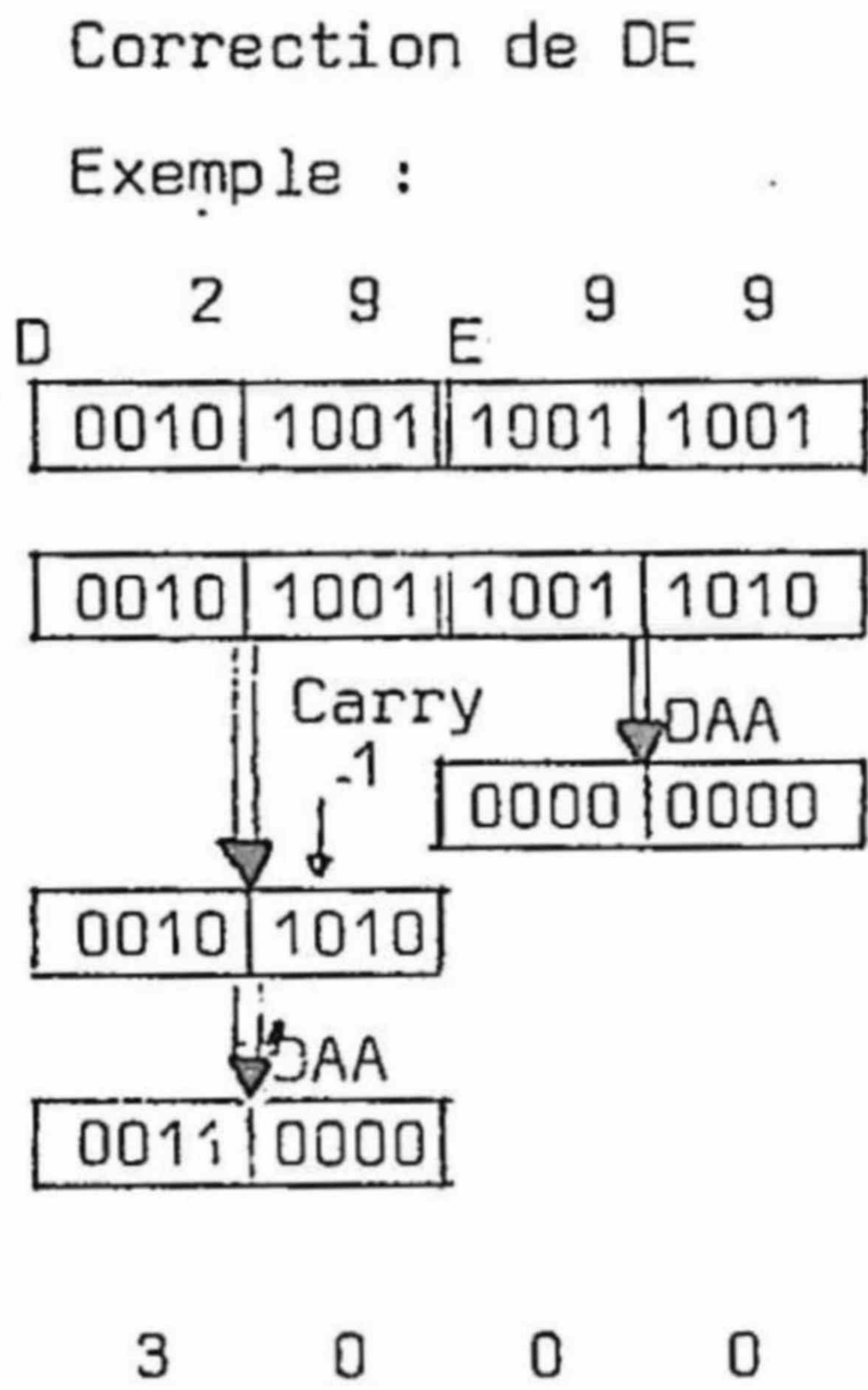


Voici encore un exemple de programme, qui effectue la conversion binaire-décimale par comptage-décomptage.

HL : Nombre binaire donné  
DE : Nombre décimal calculé

Algorithme : décompter dans HL en binaire, avec test de fin;  
compter dans DE en décimal.

```
CONV:  DEC    HL
        INC    DE
        LOAD   A,E
        DAA    A
        LOAD   E,A
        LOAD   A,D
        ADDC   A,#0
        DAA    A
        LOAD   D,A
        JUMP,CS ERROR
        LOAD   A,H
        OR     A,L
        JUMP,NE CONV
ERROR:  TRAP
```



Comme l'instruction OR A,L met le carry à 0, on est sûr que le carry final est à 0 si le résultat est correct, et à 1 si le résultat est faux (nombre binaire donné ≥ 23420)



Les quatre autres catégories de sauts conditionnels n'existent que pour des adresses absolues.

JUMP,SC saut si le résultat précédent est positif */sign clear/*  
           ,PL */plus/*  
 JUMP,SS saut si le résultat précédent est négatif */sign set/*  
           ,MI */minus/*  
 JUMP,PO saut si la parité du résultat précédent est impaire */parity odd/*  
           ,VC saut s'il n'y a pas eu dépassement de capacité sur les nombres  
               arithmétiques */overflow bit clear/*  
 JUMP,PE saut si la parité du résultat précédent est paire */parity even/*  
           ,VS saut s'il y a eu dépassement de capacité sur les nombres arithmé-  
               tiques */overflow bit set/*.

EXEMPLE: pour convertir un nombre arithmétique (en complément à 2 s'il est négatif) en une valeur absolue (dans A) et la valeur 0 ou 1 selon le signe (dans B), on peut écrire:

```

CONV:  LOAD    B, # 0
        OR     A,A      ;charge les flags selon A
        JUMP,PL CONV2
        NEG    A        ;complément à 2
        INC    B        ;charge le signe
CONV2:

```

Comme autre exemple, considérons un programme qui lit une ligne genre télex. Toutes les 20 ms, un "un" ou un "zéro" est transmis sur la ligne. Des "zéro" remplissent les silences, et un premier "un" */start bit/* marque la fin d'un silence et le début d'un mot de 5 bits correspondant à un caractère. Chaque mot est suivi d'un silence (zéro) de 1 bit au moins.

Exemple de message:

0 0 0 0 0 0 1 1 0 1 0 1 0 1 1 1 1 1 1 0 0 0 0 0 0 1 0 0 1 0 0 0 1 0 0 0 0 1 0 0  
                   1er caractère           2e car.                   3e car.                   4e car.

Une routine BIT, non écrite ici car elle dépend de l'interface avec le télex, lit l'état de la ligne et met le CARRY à un si la ligne est à "un" et à zéro si la ligne est à "zéro". Une routine CARACTERE forme un mot de 5 bits une fois que le premier bit (start) a été reconnu. Le programme principal donné en exemple passe par-dessus les silences et attend un caractère spécial de début, par exemple 10101 = 25 octal.



```

TITLE TELEX      ;attend un caractère de début
LONG= 5          ;nombre de bits par caractère
CARDEB=25        ;caractère de début de message

;--- sous programmes

BIT: ---         ;selon l'interface
                ;cette routine ne peut modifier que A et B
        RET      ;retour avec CS (carry set) si le bit vaut 1

CARACTERE:
        LOAD     C,# 0      ;registre caractère
        LOAD     D,# LONG   ;compteur de bits par caractère
CAR2: CALL      BIT
        RLC      C          ;décalage de Carry dans C
        DEC      D
        JUMP,NE CAR2
        RET          ;retour avec le caractère dans C

;--- PROGRAMME

TELEX:
        CALL     BIT
        JUMP,CC TELEX      ;saut si la retenue est nulle

;le bit vaut 1, c'est le début d'un caractère
        CALL     CARACTERE
        CALL     BIT
        JUMP,CS ERROR      ;erreur si le bit lu vaut 1
        LOAD     A,C
        COMP     A,# CARDEB
        JUMP,NE TELEX      ;retour pour attendre le caractère suivant

;suite du programme lorsque le caractère de début est trouvé
        ---

;action en cas d'erreur (pas de silence à la fin d'un caractère)
ERROR: ---

```



5.10 ACTION SUR UN BIT DETERMINE D'UN REGISTRE

Il est possible de tester, mettre à 0 ou à 1 le bit b d'un registre r par les opérations suivantes

8

313

15

300++

SET

r:b

Set bit b of register r

8

313

15

200++

CLR

r:b

15 states if SET (HL): b  
or CLR (HL): b

8

313

12

100++

TEST

r:b

[S!,Z←r⊖b,P!,H←1,N←∅]  
12 states if TEST (HL): b

r

7

0

1

2

3

4

5

6

A

B

C

D

E

H

L

(HL)

b

0

10

20

30

40

50

60

70

:0 (2<sup>0</sup>=1)

:1

:2

:3

:4

:5

:6

:7 (2<sup>7</sup>=200)

Par exemple, si lorsque le bit de poids fort (bit 2<sup>7</sup>) d'un nombre est à 1, on veut forcer le dernier bit à zéro et l'avant dernier à 1, on peut écrire

```
TEST    A:7
JUMP,EQ NEXT ;si le bit est 0, on ne change rien
SET     A:1
CLR     A:0
NEXT:   ---
```

Le bit 2<sup>2</sup>=4 du registre de Flag F peut avoir deux significations selon l'instruction précédente. Dans certains cas (AND, OR, XOR, TEST), c'est la parité du résultat (P vaut 1 si le résultat est pair); pour les autres instructions modifiant les flags c'est l'overflow "V", c'est-à-dire le dépassement de capacité dans une opération arithmétique sur des nombres en complément à 2.

Par exemple, si l'on additionne 123 (positif) et 76 (positif), le résultat de l'additionneur n'est pas valable et le flag V passe à 1.

Ainsi, lorsque l'on travaille avec des nombres positifs uniquement (nombres logiques) JUMP,CS /jump if carry set/ signale un dépassement de capacité.

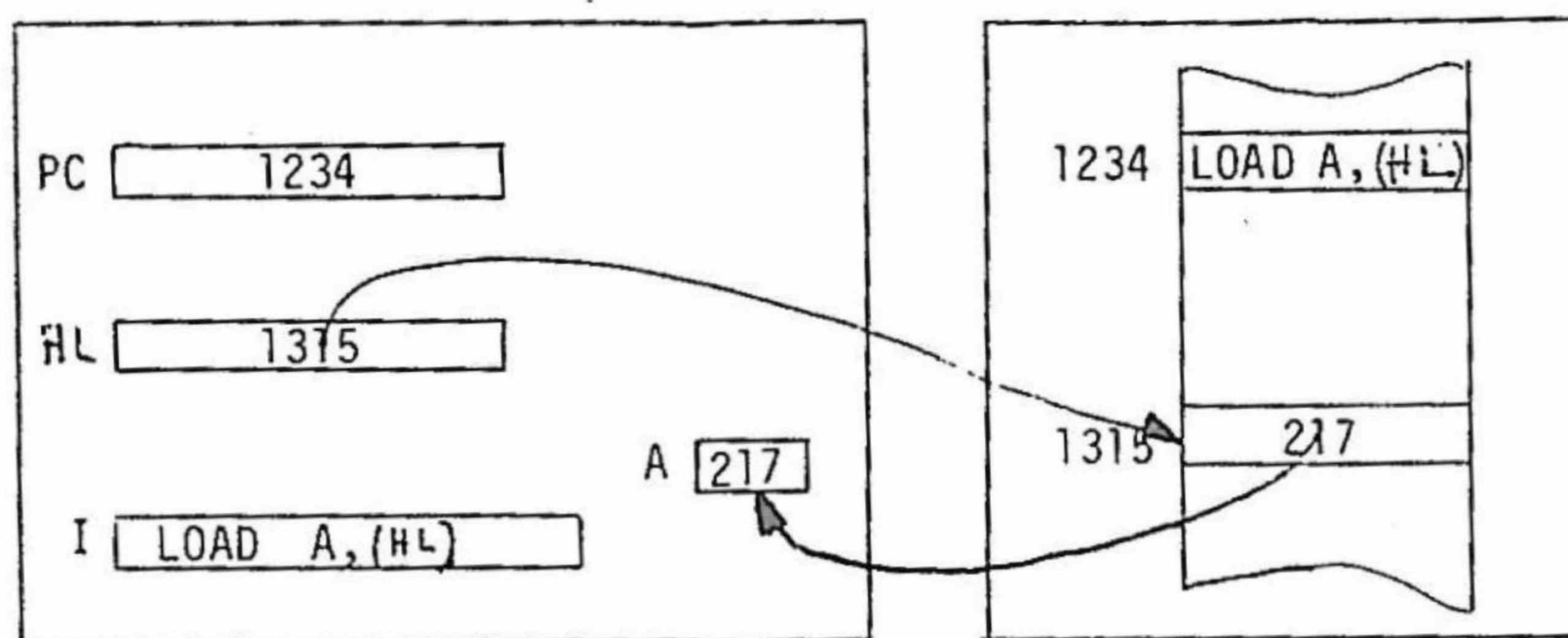
Avec les nombres arithmétiques, c'est JUMP,VS /jump if overflow bit Set/ qui signale un dépassement de capacité.



## 5.11 ADRESSAGE INDEXE

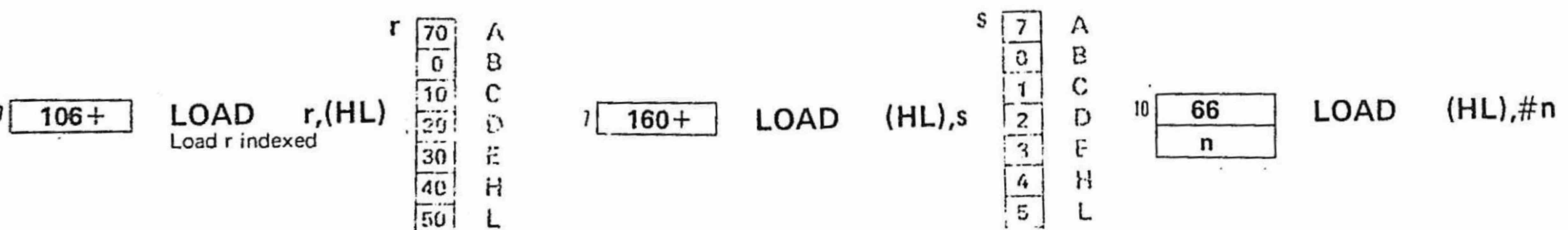
Quatre modes d'adressage, c'est-à-dire façons de spécifier où se trouve l'information considérée, ont été rencontrés dans les précédentes parties. Dans le mode registre, le numéro du registre qui contient l'information (70 pour A, 0 pour B, ...) est spécifié dans le code même de l'instruction. Dans le mode immédiat, l'information se trouve dans le 2e byte de l'instruction (où dans les 2e et 3e). Dans le mode absolu, l'adresse complète de la position mémoire contenant l'information figure dans l'instruction. Dans le mode relatif, c'est la différence entre l'adresse courante (adresse contenue dans le compteur d'adresses PC) et l'adresse de la position mémoire contenant l'information qui est donnée dans l'instruction.

Dans l'adressage indexé, l'adresse de l'information se trouve dans le registre HL et l'on écrit `LOAD A,(HL)` pour dire que le contenu de la position mémoire dont l'adresse est dans HL est transféré dans A. La parenthèse autour de HL indique que le contenu de HL est une adresse; `LOAD A,HL` voudrait dire que le contenu de HL est transféré dans A, sans passer par une référence mémoire (cette instruction est par ailleurs absurde car A a 8 bits et HL 16 bits).



Adressage indexé

Les instructions disponibles sont les suivantes:



Exemple:

Le programme suivant remplit toute la mémoire de caractères 40 (espace en code ASCII). Le principe utilisé est d'écrire dans les positions mémoire successives en relisant chaque fois. Si la comparaison montre une différence, c'est que l'adresse ne correspond plus à de la mémoire (ou que la mémoire est défectueuse !). En général une mémoire inexistante apparaît comme contenant uniquement des 000 ou des 377.

```

INIM:  LOAD    A,# SPACE
        LOAD    HL,DEBMEM
INI2:  LOAD    (HL),A
        LOAD    B,A           ;sauve A dans B pour comparaison ultérieure
        LOAD    A,(HL)
        INC     HL
        COMP    A,B
        JUMP,EQ INI2          ;retourne initialiser la position suivante
        TRAP    '             ;si égalité, sinon retourne au moniteur

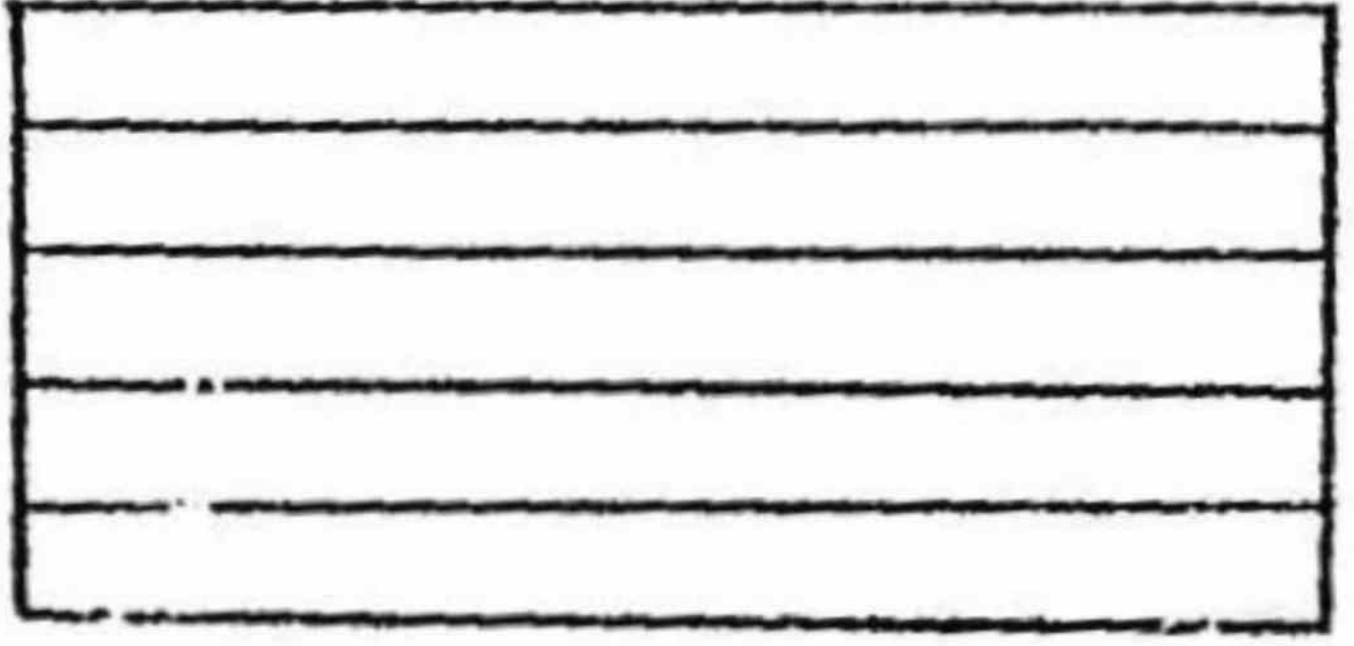
```

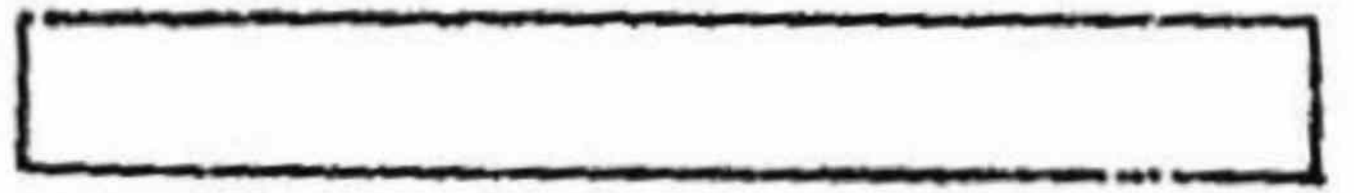


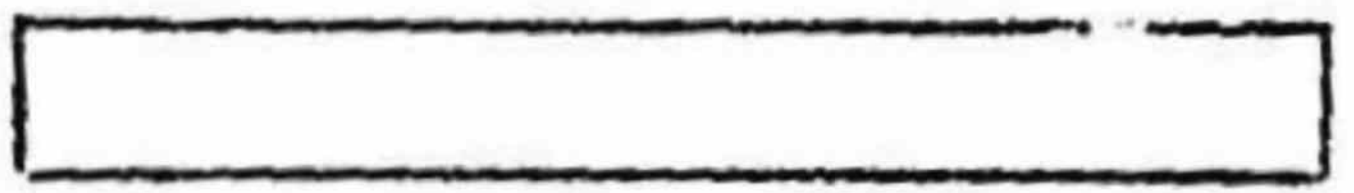
Le sous-programme suivant est équivalent, car INC HL ne modifie pas les flags.

```
INI2:  LOAD    (HL),A
        COMP   A,(HL)
        INC    HL
        JUMP,EQ INI2
```

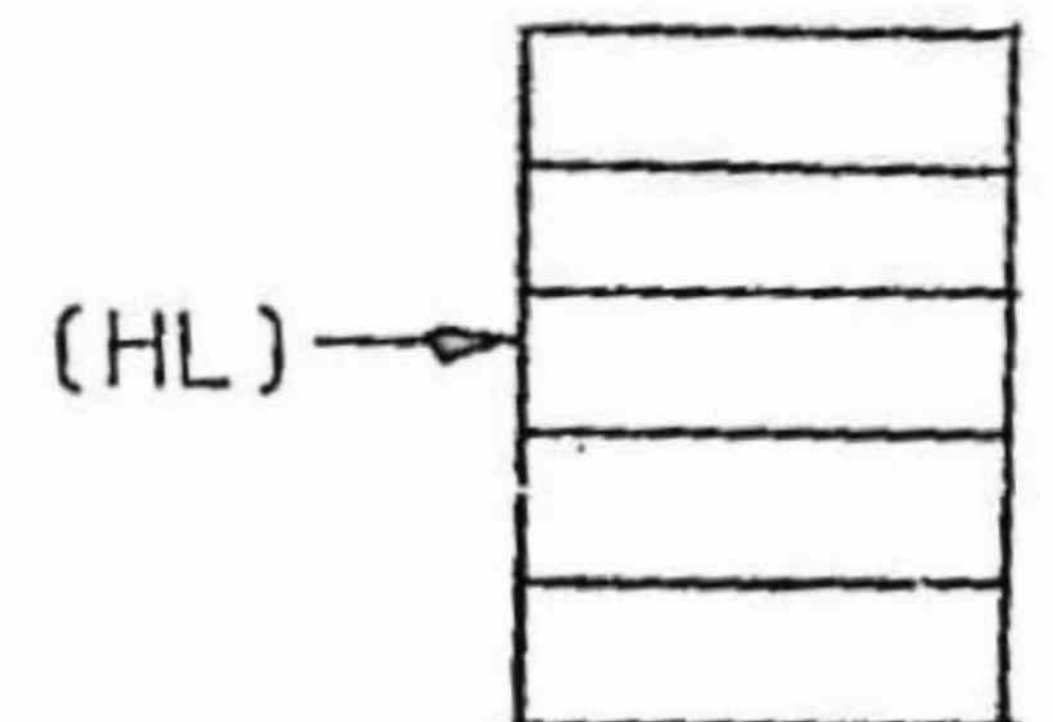
Etudions en détail un dernier programme, qui additionne n nombres dans une table.

TABLE :  } n nombres de 8 bits consécutifs dans une zone mémoire à partir de l'adresse TABLE

RESULT:  résultat 8 bits dans le mot d'adresse RESULT

DEP :  mot mémoire indiquant un dépassement de capacité  
 si (DEP) = 0 résultat correct  
 si (DEP) = 1 résultat incorrect

Principe : L'adresse TABLE est placée dans le registre HL qui pointe successivement chacun des nombres de la table lors des additions.



Coeur du programme :    ADD    A,(HL)  
                           JUMP,CS ERREUR    arrêt dès dépassement de capacité  
                           INC    HL        déplace le pointeur

Il faut initialiser au début du programme le pointeur, un compteur de cycle égal au nombre de nombres dans la table, le contenu initial de l'accumulateur et le mot de contrôle du dépassement de capacité.

```

NOMBRE = 6
ADDTABLE: LOAD    HL,# TABLE
           LOAD    B,# NOMBRE
           LOAD    A,# 0
           LOAD    DEP,A
ADDT2:     ADD     A,(HL)
           JUMP,CS ERROR
           INC     HL
           DEC     B
           JUMP,NE ADDT2
           LOAD    RESULT,A
ERROR:     LOAD    A,# 1
           LOAD    DEP,A
           TRAP

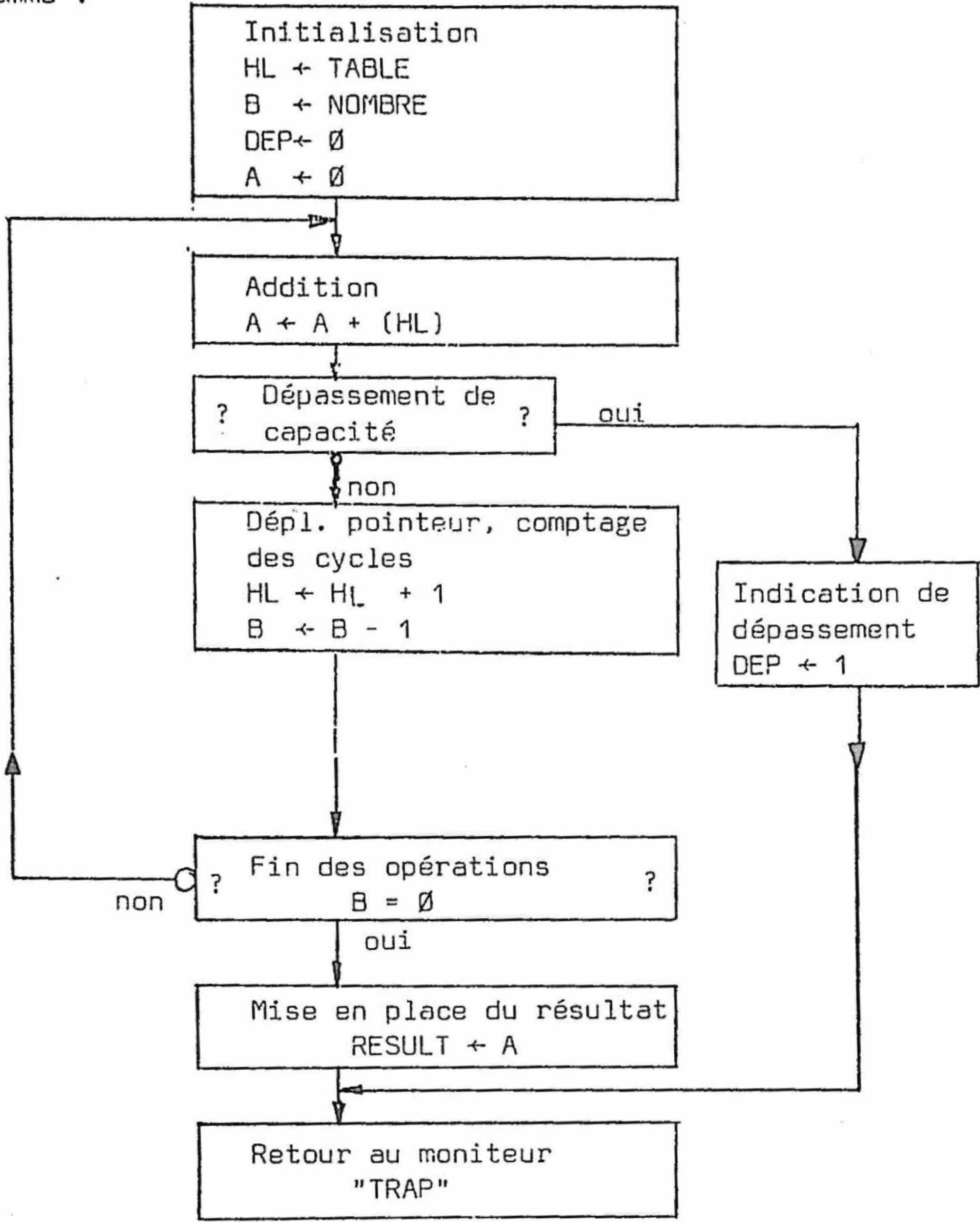
TABLE:     .BYTE   3,4,5,10,12,14

RESULT:    .BLKB   1
DEP:       .BLKB   1

.END
```



Organigramme :



5.12 AUTRES OPERATIONS

NON OPERATION

L'instruction NOP ne produit aucun effet si ce n'est une attente de quelques microsecondes. Elle permet d'"effacer" des instructions superflues lors de la mise au point d'un programme ou de prévoir un espace pour un saut ou une trappe

POUR LES AUTRES OPERATIONS:

CONSULTER LA FEUILLE DE MNEMONICS CALM - Z80



5.13    EXEMPLES DE PROGRAMMES

SIMULATEUR DE TELETYPE SIMPLE

```
1
2
3
4
5
6 100000
7
8
9
10
11
12
13
14 100000 016 024
15 100002 347 126
16
17 100004 347 015
18 100005 107
19 100007 332 027 200
20
21 100012 170
22 100013 347 046
23 100015 060 325
24 100017 347 044
25 100021 070 367
26 100023 347 000
27 100025 030 363
28
29
30 100027 347 044
31 100031 070 351
32 100033 347 000
33 100035 030 345
34
35
36
37 100000 .END TTY

.TITLE TTY1.SR
.PROC Z80
.REF S46
.LOC 100000

; Simulateur de TTY ultra-simplifié

TTY:
LOAD C,HLI
.W ?IDIS ; init écran
TTY1:
.W ?IFCAR ; un car du clavier ?
LOAD B,A ; B <-- ev caractère
JUMP,CS TTY4 ; non => lit usart

TTY2:
LOAD A,B
.W ?IFLPP ; essaye d'envoyer le car tout
JUMP,CC TTY1 ; en faisant l'écho de ce qui
.W ?IFRPR ; peut être lu par l'usart
JUMP,CS TTY2 ; jusqu'à ce que l'envoi soit
.W ?DICAR ; fait.
JUMP TTY2

TTY4:
.W ?IFRPR ; un car de l'usart ?
JUMP,CS TTY1 ; non => lit clavier
.W ?DICAR
JUMP TTY1
```

00/10/01 17:20:15 CROSS REFERENCE MAP 02-01

000020 references  
Source file 000025 usefull lines long  
Binary file 000037 bytes long  
Assembly time: 0028 seconds 0187 lines/min

?DICAR= 000347 01-0026 01-0032  
?IDIS = 053347 01-0015  
?IFCAR= 006747 01-0017  
?IFLPP= 022347 01-0024 01-0030  
?IFRPR= 023347 01-0022  
ILI = 000024 01-0014  
TTY = 100000 01-0013 01-0037  
TTY1 = 100004 01-0016 01-0023 01-0031 01-0033  
TTY2 = 100012 01-0020 01-0025 01-0027  
TTY4 = 100027 01-0019 01-0029



## SIMULATEUR DE TELETYPE AVEC OU SANS ECHO

```

1      .TITLE TTY2.SR ; dir. JON:SHAKY et PERIPH
2
3      .PROC 280
4      .REF 546
5
6      100000
7
8
9
10
11      ; Simulateur de TTY avec ou sans echo.
12      ; -----
13
14
15      ; -----
16      ; TTY >
17      ; -----
18
19      ; Programme principal. Commence par demander si on
20      ; veut ou pas l'echo.
21
22      TTY:
23      100000 016 024
24      100002 347 126
25      100004 347 123 204 200
26      100010 347 001
27      100012 347 000
28      100014 346 003
29      100016 117
30      100017 347 030 347 043
31      100020 076 040
32      100025 315 155 200
33
34      100030 347 015
35      100032 107
36      100033 332 117 200
37      100035 376 037
38      100040 312 142 200
39      100043 313 111
40      100045 302 053 200
41      100050 315 155 200
42
43      100053 170
44      100054 347 016
45      100056 322 104 200
46      100051 347 044
47      100063 070 363
48      100065 365
49      100066 076 005
50      100070 347 000
51      100072 361
52      100073 315 155 200
53      100076 076 004
54      100100 347 000
55      100102 030 347
56
57
58      100104 313 111
59      100106 312 117 200
60      100111 006 012
61      100113 376 015
62      100115 050 334
63
64
65      100117 347 044
66      100121 070 365
67      100123 365
68      100124 076 005
69      100126 347 000
70      100130 361
71      100131 315 155 200
72      100134 076 004
73      100136 347 000
74      100140 030 266
75
76
77      100142 347 016
78      100144 376 120
79      100146 040 260
80      100150 357 032
81      100152 303 000 000
82
83
84
85      ; -----
86      ; PDICAR >
87      ; -----
88
89      ; Equivalent a ?DICAR avec en plus l'affichage du pointeur.
90
91      ; in A caractère à afficher
92      ; out -
93      ; mod AF,DE,HL
94
95      PDICAR:
96      100155 127
97      100156 347 041
98      100160 076 040
99      100162 347 000
100     100164 347 040
101     100166 172
102     100167 346 177
103     100171 347 000
104     100173 347 041
105     100175 076 240
106     100177 347 000
107     100201 347 040
108     100203 311
109
110     100204 124 145 154 145 ECHO?, .ACC11 "Teletype simulator. type<CR><CR>"
111     100206 011 063 011 150 ECHO, .ACC11 " 0 no echo, LF added to CR<CR>"
112     100211 011 061 011 150 ECHO, .ACC11 " 1 no echo (NOVA)<CR>"
113     100213 011 062 011 145 ECHO, .ACC11 " 2 echo, LF added to CR (PDP)<CR>"
114     100251 011 063 011 145 ECHO, .ACC12 " 3 echo (CDC)<TAB>"
115
116
117
118     100000 .END TTY

```

00/10/01 17:22:10 CROSS REFERENCE MAP

000076 references  
 Source file 000031 usefull lines long  
 Binary file 000370 bytes long  
 Assembly time: 0013 seconds 0373 lines/min

?OLPH= 014347 01-0030  
 ?DICAR= 000347 01-0027 01-0050 01-0054 01-0069 01-0073 01-0093 01-0102 01-0105  
 ?GETCA= 000747 01-0026  
 ?GETCU= 020747 01-0056 01-0103  
 ?GETFO= 007347 01-0077  
 ?IDIS = 053347 01-0024  
 ?IFCAR= 006747 01-0034  
 ?IFRPR= 022347 01-0046 01-0065  
 ?IFWFP= 023347 01-0044  
 ?RETUR= 021747 01-0030  
 ?RTN = 015357 01-0020  
 ?SETCU= 020347 01-0099 01-0106  
 ?TEXT = 051747 01-0025  
 CR = 000015 01-0061 01-0110 01-0111 01-0112 01-0113  
 CURSOR= 000100 01-0078  
 DEFINE= 000037 01-0037  
 ECHO = 100236 01-0111  
 ECH1 = 100271 01-0112  
 ECH2 = 100313 01-0113  
 ECH3 = 100351 01-0114  
 ECHO7 = 100284 01-0025 01-0110  
 HOME = 100142 01-0039 01-0076  
 INV = 000005 01-0049 01-0058  
 KILL = 000020 01-0078  
 LF = 000012 01-0060  
 LINES = 000024 01-0023  
 NORM = 000004 01-0053 01-0072  
 PDICAR= 100155 01-0032 01-0041 01-0052 01-0071 01-0094  
 SPACE = 000040 01-0031 01-0097 01-0104  
 TAB = 000011 01-0114  
 TTY = 100000 01-0022 01-0118  
 TTY1 = 100030 01-0033 01-0066 01-0074 01-0079  
 TTY2 = 100053 01-0040 01-0042 01-0047 01-0055 01-0062  
 TTY3 = 100104 01-0045 01-0057  
 TTY4 = 100117 01-0036 01-0059 01-0064



THE SORT-OUT

• PRC  
• R

00000T 207\*

SIGLE N°  
17413 6207

CH'7H 6007

20	2001
19	2001

U.S. DEPARTMENT OF JUSTICE  
FEDERAL BUREAU OF INVESTIGATION  
WASHINGTON, D.C. 20535

09-07  
09-07

2007  
2006  
2005

JUN 20 1968  
LEAD  
A. (H.)

6500 10' 00"  
 6500 10' 00"  
 (75) 10' 00"

3 (M)	200
4	250
5 (M)	300

12 0 0501  
H' (74) 0607  
LH 081

200 200

21020

END  
START

part III



CHRONOMETRE

80/10/01 17:28:58 CHRONO.SR JDN:SHAKY et DEMO

01-01

```
1
2
3
4
5
6 100000
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34 100000 257
35 100001 052 204 200
36 100004 001 024 000
37 100007 347 020
38 100011 347 030
39 100013 347 021
40 100015 041 225 200
41 100020 347 006
42 100022 001 020 004
43 100025 347 020
44 100027 041 000 023
45 100032 347 040
46 100034 041 142 200
47 100037 347 004
48
49 100041 016 000
50
51 100043 347 021
52 100045 376 122
53 100047 312 077 200
54 100052 376 123
55 100054 312 066 200
56 100057 041 211 200
57 100062 347 006
58 100064 030 355
59
60
61 100065 041 204 200
62 100071 176
63 100072 356 001
64 100074 167
65 100075 030 344
66
67
68 100077 041 204 270
69 100082 313 106
70 100084 312 126 200
71 100087 041 220 200
72 100092 347 006
73 100094 014
74 100095 171
75 100096 347 072
76 100098 076 015
77 100099 347 000
78 100104 030 315
79
80
81 100126 041 205 200
82 100131 006 004
83
84 100133 066 020
85 100135 043
86 100138 020 373
87 100140 030 277
88
89
90
91
92
93 100142 041 204 200
94 100145 313 106
95 100147 312 151 200
96 100152 041 205 200
97 100155 347 111 347 112
98
99 100151 347 041
100 100153 345
101 100154 041 012 023
102 100157 347 040
103
104 100171 076 060 000002
105 000010
106 100173 041 210 200
107 100176 347 115
108 100178 341
109 100201 347 040
110 100203 311
111
112
113 100204 000001 FONCTION,,LJXB 1 ; Flag START
114
115 100205 000
116 100206 000
117 100207 000
118 100210 000
119
120 100211 105 122 122 117 TERROR: .ACC12 "ERROR(CRD)"
121 100220 114 101 120 040 TLAP: .ACC12 "LAP "
122 100225 103 110 122 117 TINIT: .ACC11 "CHRONOMETRE(CRD)"
123 100241 123 072 040 123 .ACC11 "S: START/STOP(CRD)"
124 100257 122 072 040 122 .ACC12 "R: RESET/LAP"
125
126
127
128 100000 .END CHRONO
```

.TITLE CHRONO.SR JDN:SHAKY et DEMO  
.PROC Z80  
.REF SWS  
.LOC 100000

; Daniel ROUX 78

CHRONOMETRE

; Ce programme simule un chronometre avec la possibilite  
; de prendre des temps intermediaires.  
; Les fonctions possibles sont les suivantes :

; -START demarre  
; -STOP arrete  
; -RESET remise a zero  
; -LAP prise d'un temps intermediaire

; Les fonctions START/STOP se font avec la touche "S".  
; Ces deux fonctions sont effectuees alternativement.  
; C'est le bit 2<sup>0</sup> de FONCTION qui vaut 0 si le chrono  
; est arrete et 1 dans le cas contraire.  
; Les fonctions RESET/LAP se font avec la touche "R".  
; La fonction RESET est effectuee si le chrono est arrete  
; et la fonction LAP est effectuee si le chrono tourne.

CHRONO:

XOR A,A ; Init STOP  
LOAD FONCTION,A  
LOAD BC,HLINES+40000 ; Init l'ecran alpha  
.W 7IDICAR  
.W 7CALPHA  
.W 7IALPHA  
LOAD HL,HTINIT ; Affiche petit texte aide-  
.W 7DITEX ; memoire  
LOAD BC,HLINES+4+40000 ; Place pour LAP  
.W 7IDICAR  
LOAD HL,HL+40000(LINES-1) ; Place le pointeur tout en  
.W 7SETCOURSOR ; bas a gauche  
LOAD HL,HAFTEMPS ; Pour routine d'affichage du  
.W 7IRTC ; temps

CHRONO:

LOAD C,HL ; Clear du compteur de LAP

CHRON1:

.W 7GETCAR ; Attente d'un caractere  
COMP A,#'R  
JUMP,EQ RESLAP ; RESET/LAP ?  
COMP A,#'S  
JUMP,EQ STASTO ; START/STOP ?  
LOAD HL,HTERROR ; Si non c'est une erreur  
.W 7DITEX  
JUMP CHRON1

STASTO:

LOAD HL,HFONCTION ; Inverse le flag START  
LOAD A,(HL)  
XOR A,#1  
LOAD (HL),A  
JUMP CHRON1

RESLAP:

LOAD HL,HFONCTION ; Teste le flag START  
TEST (HL),0  
JUMP,EQ RESET ; Si START=0 go to RESET  
LOAD HL,HTLAP ; Effectue la fonction LAP  
.W 7DITEX ; Affiche le mot LAP  
INC C ; Inc le compteur du nb de LAP  
LOAD A,C  
.W 7AFOCA ; Affiche l'etat de ce compteur  
LOAD A,HCR ; Effectue un ROLL sans effacer  
.W 7IDICAR ; la fin de la ligne.  
JUMP CHRON1

RESET:

LOAD HL,HTEMPS ; Remise a zero des centiemes,  
LOAD B,#4 ; des secondes et des minutes.

RESE1:

LOAD (HL),HL  
INC HL  
DECJ,NE B,RESE1  
JUMP CHRONO

; Routine d'incrementation et d'affichage du temps.

AFTEMP:

LOAD HL,HFONCTION ; Test le flag START  
TEST (HL),0  
JUMP,EQ AFT1 ; Si START=0, il ne faut pas  
LOAD HL,HTEMPS ; incrementer le temps car le

.W 7INCSEC,7INCSEC ; chrono est arrete.

AFT1:

.W 7GETCOURSOR ; Sauve le curseur  
PUSH HL  
LOAD HL,HL+40000(LINES-1) ; Place le pointeur en bas  
.W 7SETCOURSOR ; et 10. a gauche  
.RDX 2  
LOAD A,HL+110000 ; Masque pour le :  
.RDX B.  
LOAD HL,HTEMPS+3 ; Affichage du temps  
.W 7AFTIME  
POP HL  
.W 7SETCOURSOR ; Restitution du pointeur  
RET

000001 FONCTION,,LJXB 1 ; Flag START

TEMPS:

.B 0 ; Centiemes  
.B 0 ; Secondes  
.B 0 ; Minutes  
.B 0 ; Heures

TERROR:

.ACC12 "ERROR(CRD)"  
.ACC12 "LAP "  
.ACC11 "CHRONOMETRE(CRD)"  
.ACC11 "S: START/STOP(CRD)"  
.ACC12 "R: RESET/LAP"

.END CHRONO

80/10/01 17:29:08 CROSS REFERENCE MAP

000055 references  
Source file 000036 usefull lines long  
Binary file 000274 bytes long  
Assembly time: 0015 seconds 0344 lines/min

7AFOCA= 035347 01-0075  
7AFTIME= 046747 01-0107  
7CALPH= 014347 01-0033  
7DICAR= 000347 01-0077  
7DITEX= 003347 01-0041 01-0057 01-0072  
7GETCAR= 000747 01-0051  
7GETCOUR= 020747 01-0099  
7IALPH= 010747 01-0039  
7IDICAR= 010347 01-0037 01-0043  
7INCSEC= 045347 01-0097  
7INCSEC= 044747 01-0097  
7IRTC = 002347 01-0047  
7SETCOUR= 020347 01-0045 01-0102 01-0109  
AFT1 = 100161 01-0095 01-0098  
AFTEMP = 100142 01-0046 01-0092  
CHRONO = 100011 01-0048 01-0087  
CHRON1 = 100043 01-0050 01-0058 01-0065 01-0078  
CR = 100000 01-0033 01-0128  
CR = 000015 01-0076 01-0120 01-0122 01-0123  
FONCT1 = 100204 01-0035 01-0061 01-0068 01-0093 01-0113  
LINES = 000024 01-0036 01-0042 01-0044 01-0101  
RESE1 = 100133 01-0033 01-0036  
RESET = 100120 01-0070 01-0030  
RESLAP = 100077 01-0053 01-0067  
STASTO = 100068 01-0055 01-0060  
TEMPS = 100205 01-0031 01-0033 01-0100 01-0115  
TERROR = 100211 01-0050 01-0120  
TINIT = 100225 01-0040 01-0122  
TLAP = 100220 01-0071 01-0121



## TEST MEMOIRE VIVE

10/01 17:30:16 TRANS.SR

01-01

.TITLE TRANS.SR ; JDN:SNKY et SM

.PROC Z80  
.REF SNG; Test mémoire utilisant le système avec jolie mise en page,  
; comptage des passes, erreurs et affichage de la durée du test  
; SNKY 6 et DATAS

; Définitions du programme

001000 DEPL = 1000 ; Adresse du programme (RAM ou ROM)  
; par rapport à l'écran  
043000 DEBRAM = 43000 ; Début zone testable.LOC SALPHA+DEPL ; Dans l'écran  
; (augmente la zone testable)

; On peut exécuter le programme depuis le moniteur en tapant 4100

DEB:

JUMP TRAN

31 041003 124 145 163 164 TEX1: .ASCIZ "Test mémoire SNKY-DATAS"  
32 041033 015 124 145 163 TEX11: .ASCIZ "<CR>Test de ( >=43000) "  
33 041060 040 141 040 050 TEX2: .ASCIZ " a (<'>=140000) "  
34 041077 015 116 142 040 TEX3: .ASCIZ "<CR>Nb de passes: "  
35 041117 011 011 165 162 TEX4: .ASCIZ "<TAB><TAB>Erreurs: "  
36 041133 011 040 040 040 TEX5: .ASCIZ "<TAB> Durée: "  
37 041150 015 101 144 162 TEX6: .ASCIZ "<CR>Adresse Relu Ecrit"  
38 041177 101 144 162 145 TEX7: .ASCIZ "Adresse incorrecte !"

; Debut du programme

TRAN:

LOAD SP,HENDALPHA  
LOAD BC,#8 ; 8 lignes en haut de l'écran  
.W 7IDICAR  
LOAD A,HOLEARM ; Effacement de cette zone  
.W 7DICAR  
LOAD HL,HTEX1 ; Copie premier texte

TR2:

.W 7DITEX  
.W 7INMON ; Donnée premier argument  
LOAD DE,HDEBRAM ; Acceptable?  
.W 7COMPHLE  
JUMP,LO ERLEC ; Si non, retour  
PUSH HL ; Adresse de debut  
LOAD HL,HTEX2  
.W 7DITEX  
.W 7INMON ; Donnée 2e argument  
POP DE  
PUSH DE  
OR A,A  
SUBC HL,DE ; Calcul longueur à tester  
JUMP,LO ERLEC ; Erreur si négatif  
PUSH HL ; Longueur a tester sur la pile  
LOAD HL,HTEX3  
.W 7DITEX  
.W 7GETCURSOR  
LOAD PASSE,HL ; Coordonnée nombre de passes  
LOAD HL,HTEX4  
.W 7DITEX  
.W 7GETCURSOR  
LOAD ERREUR,HL ; Coordonnée nombre d'erreurs  
LOAD HL,HTEX5  
.W 7DITEX  
.W 7GETCURSOR  
LOAD DUREE,HL ; Coordonnée durée du test  
LOAD HL,HTEX6  
.W 7DITEX

TR4:

LOAD HL,HTEMPS ; Table sec-min-heures  
LOAD B,HLONGTEMPS ; Longueur de la table  
LOAD (HL),#0 ; Temps initial nul  
INC HL  
DECJ,NE B,TR4  
LOAD HL,HORLOGE ; Adresse routine mesure temps  
.W 7IRTC  
ION  
EX BL  
LOAD HL,#0 ; Compteur de passes  
LOAD DE,#0 ; Compteur d'erreurs  
EX BL  
LOAD BC,#4+4000 ; 4 lignes en 4e pos pour  
.W 7IDICAR ; affichage des erreurs

; Affichage compteurs et temps

AGAIN:

.W 7GETCURSOR  
LOAD SAVPOINT,HL ; Sauvetage du pointeur courant  
LOAD HL,PASSE  
.W 7GETCURSOR ; Déplacement du pointeur  
EX BL  
INC HL  
LOAD HL,HTEX7  
PUSH DE  
EX BL  
LOAD HL,ERREUR  
.W 7GETCURSOR  
POP HL  
.W 7AFMOHL ; Affichage compteur d'erreur  
LOAD HL,DUREE  
.W 7GETCURSOR  
LOAD HL,HTEMPS+LONGTEMPS-2  
.W 7DITEX  
LOAD A,#00100000 ; JJ hh:mm  
.W 7DITEX  
.W 7AFTIME ; Affichage du temps  
LOAD HL,SAVPOINT  
.W 7GETCURSOR ; Rétablissent pointeur  
ION  
POP DE  
POP HL  
PUSH HL  
PUSH DE  
LOAD B,C ; Premier caractère129  
130  
131  
132  
133 041457 160  
134 041460 042 210 103  
135 041463 043  
136 041464 004  
137 041465 033  
138 041466 172  
139 041467 263  
140 041470 040 365  
141  
142  
143 041473 321  
144 041473 341  
145 041474 345  
146 041475 325  
147 041476 101  
148  
149  
150  
151  
152 041477 176  
153 041500 042 212 103  
154 041503 270  
155 041504 302 121 103  
156  
157 041507 043  
158 041510 004  
159 041511 033  
160 041512 172  
161 041513 263  
162 041514 040 361  
163 041516 014  
164 041517 030 257  
165  
166  
167  
168  
169 041521 305  
170 041522 347 043  
171 041524 347 102  
172 041526 347 042  
173 041530 347 070  
174 041532 347 042  
175 041534 170  
176 041535 347 070  
177  
178 041537 323 003  
179 041541 373  
180 041542 301  
181 041543 331  
182 041544 023  
183 041545 331  
184 041546 030 337  
185  
186  
187  
188  
189  
190  
191  
192 041550 001 010 000  
193 041553 347 020  
194 041555 076 002  
195 041557 347 000  
196 041561 041 177 102  
197 041564 347 006  
198 041566 041 033 102  
199 041571 303 243 102  
200  
201  
202  
203  
204 041574 041 224 103  
205 041577 347 111  
206 041601 320  
207 041602 347 112  
208 041604 320  
209 041605 347 113  
210 041607 311  
211  
212  
213  
214 041610 000 000  
215 041612 000 000  
216 041614 000 000  
217 041616 000 000  
218 041620 000 000  
219 041622 000 000  
220 041624  
221  
222  
223  
224  
225  
226

; Ecriture d'un motif

STORE:

LOAD (HL),D  
LOAD ECRIT,HL  
INC HL  
INC D  
DEC DE  
LOAD A,D  
OR A,E  
JUMP,NE STORE

RENIT:

POP DE ; Recupération adr. et long.  
POP HL  
PUSH HL  
PUSH DE  
LOAD B,C

; Relecture et comparaison

CHECK:

LOAD A,(HL)  
LOAD RELU,HL  
CMP A,B  
JUMP,NE ERROR

CONTI:

INC HL  
INC B  
DEC DE  
LOAD A,D  
OR A,E  
JUMP,NE CHECK  
INC C  
JUMP AGAIN

; Erreur mémoire

ERROR:

PUSH BC ; En cas d'erreur, affichage  
.W 7RETURN  
.W 7AFMOHL ; adresse  
.W 7SPACE  
.W 7AFBIN ; contenu théorique  
LOAD A,B  
.W 7AFBIN ; contenu effectif

ION

LOAD SHP,A  
POP BC  
EX BL  
INC DE  
EX BL  
JUMP CONTI

; Erreur de donnée

ERLEC:

LOAD BC,#8 ; 8 lignes depuis le haut  
.W 7IDICAR  
LOAD A,HOLEARM  
.W 7DICAR  
LOAD HL,HTEX7  
.W 7DITEX  
LOAD HL,HTEX11  
JUMP TR2

; Routine d'interruption exécutée 50 fois par seconde

HORLOGE:

LOAD HL,HTEMPS  
.W 7INCSEC  
RET,CC  
.W 7INCHOUR  
RET,CC  
.W 7INCDAY  
RET

; Paramètres en mémoire vive

ECRIT: .W 0 ; Pointeur écriture  
RELU: .W 0 ; Pointeur relecture  
SAVPOINT: .W 0 ; Pointeur courant  
PASSE: .W 0 ; Pointeur aff. nb de passes  
ERREUR: .W 0 ; Pointeur aff. nb d'erreurs  
DUREE: .W 0 ; Pointeur aff. durée  
TEMPS: .BLKW 3 ; Cent-Sec,Min-Heures, Jour-Mois  
LONGTEMPS: .-TEMPS000120 references  
Source file 000168 usefull lines 1chg  
Binary file 000624 bytes long  
Assembly time: 0020 seconds 0504 lines/min7AFBIN: 034347 01-0173 01-0176  
7AFMOH: 041347 01-0107 01-0113 01-0171  
7AFTIM: 046747 01-0120  
7COMPH: 027347 01-0054  
7DICAR: 000347 01-0048 01-0195  
7DITEX: 003347 01-0051 01-0058 01-0067 01-0071 01-0075 01-0079 01-0197  
7GETCU: 020747 01-0068 01-0072 01-0076 01-0101  
7IDICA: 010347 01-0046 01-0056 01-0193  
7INCDA: 045747 01-0209  
7INCHO: 045347 01-0207  
7INCCE: 044747 01-0205  
7INMAN: 040347 01-0052 01-0059  
7IRTC: 002347 01-0038  
7RETUR: 021747 01-0170  
7SETCU: 020347 01-0104 01-0111 01-0115 01-0122  
7SPACE: 021347 01-0172 01-0174  
AGAIN: 041400 01-0100 01-0164  
CHECK: 041477 01-0151 01-0162  
CLEARW: 000002 01-0047 01-0194  
CONTI: 041507 01-0156 01-0184  
OR: 000015 01-0032 01-0034 01-0037  
DEB: 041000 01-0028  
DEBRAM: 043000 01-0016 01-0053  
DEPL: 001000 01-0014 01-0020  
DUREE: 041622 01-0077 01-0114 01-0219  
ECRIT: 041610 01-0134 01-0214  
EHLA.P: 042400 01-0044  
ERLEC: 041550 01-0055 01-0004 01-0191  
ERREUR: 041620 01-0073 01-0110 01-0218  
ERROR: 041521 01-0155 01-0169  
HOLEAR: 041571 01-0087 01-0203  
IP: 000003 01-0178  
LONGTE: 000006 01-0082 01-0116 01-0221  
PASSE: 041616 01-0000 01-0103 01-0217  
RELU: 041012 01-0153 01-0215  
RENIT: 041472 01-0142  
SALPHA: 040000 01-0030  
SAVPOI: 041014 01-0102 01-0121 01-0216  
STORE: 041457 01-0132 01-0140  
TAB: 000011 01-0075 01-0078  
TEX1: 041624 01-0031 01-0116 01-0204 01-0220 01-0221  
TEX11: 041003 01-0031 01-0040  
TEX11: 041033 01-0032 01-0108  
TEX2: 041600 01-0033 01-0057  
TEX3: 041077 01-0034 01-0060  
TEX4: 041117 01-0035 01-0070  
TEX5: 041133 01-0036 01-0074  
TEX6: 041150 01-0037 01-0078  
TEX7: 041177 01-0038 01-0100  
TR2: 041244 01-0050 01-0199  
TR4: 041570 01-0031 01-0080  
TR44: 041224 01-0029 01-0043 01-0070



FILE COMPRESS

80/03/17 08:53:37 FILE.COMPRESS

.TITLE FILE.COMPRESS ;RF:790504  
.PROC Z80 ; Z80 processor  
.REF SWS ; SWSKY 6 system  
:  
: this program is designed to compress source files  
: by putting the carriage return (15) just after the  
: last significant character of each line.  
: input and output files are different enabling a  
: easy comparison after work as been done.

80/03/17 08:53:43 CROSS REFERENCE MAP

000000 references  
Source file 000075 usefull lines long  
Binary file 000404 bytes long  
Assembly time 0010 seconds 0450 lines/min

80/03/17 08:53:37 FILE.COMPRESS

PROGRAM

.SBTTL PROGRAM  
.LOC 53000  
START:  
LOAD BC,H20.  
.W ?IDICFR ; init a full window on  
.W ?CLEAR ; screen  
.W ?IALPHA  
.W ?TEXT,TEEG ; display the little text  
.W ?TEXT,TINFIL  
.W ?GETLINE ; and get input filename  
EX HL,DE  
.W ?OPEN ; open file for reading  
JUMP,CS ERROR  
LOAD INCH,A ; and save channel number  
.W ?TEXT,TOUTFIL  
.W ?GETLINE ; get output filename  
EX HL,DE  
.W ?CREATE ; open for writing  
JUMP,CS ERROR  
LOAD OUTCH,A ; and save channel number  
LOOP:  
LOAD A,INCH  
LOAD DE,?BUFFER ; read one line from file  
.W ?RDLINE ; into buffer  
JUMP,CS LEND  
LOAD HL,?BUFFER ; search the CR in the buffer  
LOAD BC,H200  
LOAD A,?CR  
CPIR  
DEC HL ; and adjust pointer to last  
DEC HL ; supposed valid char.  
LOP1:  
LOAD A,(HL)  
DEC HL ; fetch the character  
COMP A,HTAB ; if either a tab or a space  
JUMP,EQ LOP1 ; we skip over  
COMP A,?SPACE  
JUMP,EQ LOP1  
INC HL ; adjust pointer to cr new  
INC HL ; position  
LOAD (HL),?CR ; and write new CR  
LOAD HL,?BUFFER  
LOAD B,?CR ; display line on screen for  
.W ?DITED ; operator's agreement  
.W ?RETURN  
LOAD DE,?BUFFER ; and write the new line to  
LOAD A,OUTCH ; the output file.  
.W ?WRLINE  
JUMP,CS ERROR  
JUMP LOOP ; this will be done a lot  
LEND:  
COMP A,?EEOF ; if not an EOF it's an error  
JUMP,NE ERROR  
LOAD A,INCH ; Job is ended, close input  
.W ?CLOSE ; and output files  
LOAD A,OUTCH  
.W ?CLOSE  
LOAD ?TEXT,TEND ; display terminal text  
.W ?RTN ; and get back to CLI  
ERROR:  
.W ?ERROR ; print error message  
.W ?RTN ; and exit  
JUMP ERROR  
01-  
015 015 015 187 TINFIL, .ASCIZ //CR>CR>CR>Give input file name: /  
015 015 187 151 TOUTFIL, .ASCIZ //CR>CR>Give output file name: /  
002 011 011 123 TEEG, .ASCIZ //CLEAR>TAB>TAB>Source compactification/  
040 183 182 157, .ASCIZ / program version 0-0/  
015 015 015 015 TEND, .ASCIZ //CR>CR>CR>CR>Program successfully ended<CR>/  
000001 INCH, .BLVD 1 ; input channel number  
000001 OUTCH, .BLVD 1 ; output channel number  
000000 BUFFER, .BLVD 200 ; line buffer  
000000 .END START

?CLEAR= 051347 02-0005  
?CLOSE= 002757 02-0057 02-0059  
?CREATE= 002057 02-0020  
?DITED= 017547 02-0046  
?EEOF= 011757 02-0064  
?GETLINE= 012747 02-0012 02-0018  
?IALPHA= 010747 02-0009  
?IDICFR= 010047 02-0007  
?OPEN= 012757 02-0014  
?RDLINE= 010057 02-0028  
?RETURN= 011747 02-0047  
?RTN= 015547 02-0021 02-0025  
?TEXT= 051747 02-0019 02-0011 02-0017 02-0020  
?WRLINE= 010757 02-0030  
?CR= 053406 02-0025 02-0029 02-0044 02-0046 02-0076  
?CLEAR= 000002 02-0071  
CR= 000015 02-0030 02-0043 02-0045 02-0069 02-0070 02-0073  
EEOF= 000006 02-0054  
ERROR= 053173 02-0015 02-0021 02-0051 02-0055 02-0063 02-0066  
INCH= 053404 02-0016 02-0024 02-0056 02-0074  
LEND= 053146 02-0027 02-0033  
LOOP= 053053 02-0023 02-0052  
LOP1= 053102 02-0034 02-0028 02-0040  
OUTCH= 053405 02-0022 02-0049 02-0058 02-0075  
SPACE= 000040 02-0039  
START= 053000 02-0005 02-0078  
TAB= 000011 02-0037 02-0071  
TEEG= 053265 02-0010 02-0071  
TEND= 053044 02-0060 02-0073  
TINFIL= 053201 02-0011 02-0029  
TOUTFIL= 053233 02-0017 02-0070







SUPPRESSION DES TABULATEURS

01-01

```

                                .TITLE SUPTAB
                                .PROC  Z80
                                .REF   SHB
                                .LOC   100000
100000
                                ;
                                ; Daniel ROUX 25.2.80
                                ;
                                ; Cette routine remplace les tabulateurs par des espaces dans
                                ; une ligne de commande commençant par (DE) et terminée par un
                                ; caractère terminateur quelconque.
                                000010 TAPCOL = 8.
                                ;-----\
                                ; SUPTAB >
                                ;-----/
                                ; in  DE pointeur a une chaîne de caractères
                                ; out (DE)+... chaîne modifiée (longueur égale ou plus grande)
                                ; mod -
                                SUPTAB:
                                PUSH AF
                                PUSH BC
                                PUSH DE
                                PUSH HL
                                LOAD H,D
                                LOAD L,E
                                SUPT1:
                                LOAD A,(DE) ; cherche la fin de la chaîne
                                INC DE
                                CALL TESTFIN
                                JUMP,NE SUPT1
                                DEC DE
                                LOAD C,#0 ; init compteur de position
                                SUPT2:
                                PUSH HL ; fin de la ligne ?
                                OR A,A
                                SUBC HL,DE
                                POP HL
                                JUMP,EQ SUPT9
                                LOAD A,(HL) ; tabulateur ?
                                COMP A,HTAB
                                JUMP,EQ SUPT3
                                INC HL ; non => cherche car. suivant
                                INC C
                                JUMP SUPT2
                                SUPT3:
                                LOAD A,C ; calcul nb d'espaces a mettre
                                ADD A,HTABCOL
                                AND A,#27-(TABCOL-1)
                                SUB A,C
                                PUSH AF
                                PUSH BC
                                DEC A
                                JUMP,EQ SUPT4
                                PUSH HL
                                PUSH DE
                                EX HL,DE
                                OR A,A
                                SUBC HL,DE
                                LOAD B,H
                                LOAD C,L
                                POP DE
                                PUSH DE
                                ADD A,E
                                LOAD E,A
                                LOAD A,#0
                                ADDC A,D
                                LOAD D,A
                                POP HL
                                PUSH DE
                                LDIR
                                POP DE
                                POP HL
                                SUPT4:
                                POP BC
                                POP AF
                                LOAD B,A
                                ADD A,C
                                LOAD C,A
                                SUPT5:
                                LOAD (HL),HSPACE ; remplit zone vide par des espaces
                                INC HL
                                DECJ,NE B,SUPT5
                                JUMP SUPT2
                                SUPT9:
                                POP HL
                                POP DE
                                POP BC
                                POP AF
                                RET
                                ;-----\
                                ; TESTFIN >
                                ;-----/
                                ; in  A caractère quelconque
                                ; out  EQ si terminateur
                                ;      NE autrement
                                ; mod  F
                                TESTFIN:
                                COMP A,#CR
                                RET,EQ
                                OR A,A
                                RET
                                ;-----\
                                ; TEST >
                                ;-----/
                                100125 376 015
                                100127 310
                                100129 267
                                100131 311
                                TEST:
                                LOAD C,#LI
                                .W ?DIS
                                TEST0:
                                .W ?CETLINE
                                EX HL,DE
                                CALL SUPTAB
                                EX HL,DE
                                .W ?DITEK,?RETURN
                                JUMP TEST0
                                100132 .END TEST
```

000025 references  
Source file 000025: unfull lines long  
Binary file 000025: bytes long  
Assembly time 0000 seconds 0000 lines/min



# ADJONCTION DE TABULATEURS

```

.TITLE AJTAB
.PROC Z80
.REF SHS
.LOC 100000

; Daniel ROUX 25.2.80
; Cette routine remplace les espaces par des tabulateurs dans
; une ligne de commande commençant par (DE) et terminée par un
; caractère terminateur quelconque.
; La ligne ne doit pas contenir de tabulateurs !! Au cas où vous
; n'êtes pas sûr, appelez SUPTAB avant AJTAB :
; CALL SUPTAB
; CALL AJTAB

000010 TABCOL = 8.

;-----\
; AJTAB >
;-----/

; in DE pointeur à une chaîne de caractères
; out (DE)+... chaîne modifiée (longueur égale ou plus petite)
; mod -

AJTAB:
    PUSH AF
    PUSH BC
    PUSH DE
    PUSH HL
    LOAD H,D
    LOAD L,E
    LOAD C,H0

AJTA1:
    LOAD A,(HL)
    CALL TESTFIN
    JUMP,EQ AJTA2
    INC HL
    INC C
    COMP A,SPACE
    JUMP,NE AJTA1
    LOAD A,C
    AND A,TABCOL-1
    JUMP,NE AJTA1
    DEC HL
    LOAD (HL),HTAB
    INC HL
    JUMP AJTA1

AJTA2:
    LOAD BC,H0

AJTA4:
    PUSH HL
    OR A,A
    SUBC HL,DE
    POP HL
    JUMP,EQ AJTAB
    LOAD A,(HL)
    DEC HL
    INC BC
    COMP A,HTAB
    JUMP,NE AJTA4

AJTA5:
    PUSH HL
    OR A,A
    SUBC HL,DE
    POP HL
    JUMP,EQ AJTAB
    LOAD A,(HL)
    COMP A,SPACE
    JUMP,NE AJTA4
    DEC HL
    INC BC
    PUSH BC
    PUSH DE
    PUSH HL
    INC HL
    LOAD D,H
    LOAD E,L
    INC HL
    LDIR
    POP HL
    POP DE
    POP BC
    DEC DE
    JUMP AJTA5

AJTA9:
    POP HL
    POP DE
    POP BC
    POP AF
    RET

;-----\
; TESTFIN >
;-----/

; in A caractère quelconque
; out EQ si terminateur
; NE autrement
; mod F

TESTFIN:
    COMP A,HCR
    RET,EQ
    OR A,A
    RET

;-----\
; TEST >
;-----/

TEST:
    LOAD C,H0
    LD ?IDIS

TEST0:
    LD ?GETLINE
    EX HL,DE
    CALL AJTAB
    EX HL,DE
    LD ?DTEXT,?RETURN
    JUMP TEST0

100132 .END TEST

```

000037 references  
Source file 000002 useful lines long  
Binary file 000100 bytes long  
Assembly time 0000 seconds 0000 lines/min



TEST IF

01-01

```

.TITLE TESTIF.SR
.PROC ZSO
.REF COB

```

: Daniel ROUN 24.4.80

```

: Ce programme met en évidence les structures comportants des
: .IF .ELSE et des .ENDIF
: Pour cela, le programme donné en entrée est copié sur un
: autre en sortie qui se verra ajouté la structure.

```

```

-----\
:  START  >
:-----/

```

.Début du programme principal.

```
START:      XOR      A,A           ; niveau zero au depart
            LOAD     LEVEL,A
```

```

STRU1:      .W      ?TEXTIM      ; ouvre le fichier en
            .ASCIZ  /(CR)Input file name: / ; entrée.
            .W      ?GETLINE
EX          HL,DE
            .W      ?OPEN
            JUMP,CS STRU1
            LOAD    INCH,A      ; sauve le no de canal

STRU2:      .W      ?TEXTIM      ; crée le fichier en
            .ASCIZ  /(CR)Output file name: / ; sortie.
            .W      ?GETLINE
EX          HL,DE
            LOAD    BC,#0
            .W      ?CREATE
            JUMP,CS STRU2
            LOAD    OUTCH,A     ; sauve le no de canal
            .W      ?RETURN

```

```

LOOP:      LOAD    A,INCH          ; lit une ligne du
           LOAD    DE,ADSF        ; fichier en entrée.
           .U       TQLINE
           JUMP    CS FIN         ; si erreur => end of file
           CALL    WDESUT         ; calcul la structure
           LOAD    A,OUTCH        ; écrit la ligne avec
           LOAD    DE,ADSUF       ; la structure sur le
           .U       TQLINE       ; fichier en sortie.
           LOAD    A,#".
           .U       TDICAR
           JUMP    LOOP           ; continue jusqu'à la

```

```

FIN:      ; entrée.
        LOAD      A,INCH      ; ferme le fichier en
        LOAD      BC,#0       ; entrée.
        .W        ZCLOSE
        LOAD      A,OUTCH     ; ferme le fichier en
        LOAD      BC,#0       ; sortie.
        .W        ZCLOSE
        .W        ?RETURN,?RETURN
        .W        ?ATH        ; retourne au CLI.

```

```

:-----\
: WPDEBUT >
:-----/

```

```

; Analyse la ligne lue dans le fichier en entrée et génère la
; structure.

```

```

; in      HL pointe à la ligne lue en entrée
;         LEVEL  niveau actuel
; out     LEVEL  nouveau niveau
;         DSUF   structure
; mod     LEVEL, AF, BC, DE, HL

```

```
WRITEUT:
CALL SKPSP           ; saute les espaces et les tabs
A,LOAD              A,(A)
COMP                A,#'. ; pseudo ? (commence par un . )
JMP,EQ WRITE1
CALL EVERT           ; non => g n re la structure
RET                 ; verticale.
```

```

LWDE1:      INC      HL
             LOAD     DE, HIF
             CALL     COMPSTR
             JUMP, EQ PIF
             LOAD     DE, KELSE
             CALL     COMPSTR
             JUMP, EQ PELSE
             LOAD     DE, KENDIF
             CALL     COMPSTR
             JUMP, EQ PENDIF
             CALL     EVERT
             RET

```

PIF

- Augmente le level et calcule les structures horizontale et verticale.

in	LEVEL	niveau actuel
out	LEVEL	niveau nouveau
	DSUF	structure
mod	LEVEL, DSUF, AF, DC, DE, HL	

```

PIF      LOAD      A,LEVEL
INC      A          ; aumenta lo level
LOAD     LEVEL,A

```

-----  
; PELGE )  
-----

Calcul les structures horizontale et verticale.  
in LEVEL niveau actuel

in	LEVEL	niveau actuel
out	DBUF	structure
mod	DBUF, FF, DC, DE, M.	

FELGE: CALL EVERT  
CALL NUMERO  
CALL BHORI  
RET

```

;-----\
; PENDIF >
;-----/

```

- Calcul les structures horizontale et verticale puis
- distingue la level.

```

, diminue le level.
, in  LEVEL  niveau actuel
, out LEVEL  nouveau niveau

```

mod LEVEL, DBUF, AF, DC, DE, HL

```

140 000270 072 062 001 FENDIF, LOAD A,LEVEL ; level = zero ?
141 000273 267 OR A,A
142 000274 512 320 000 JUMP,EQ FEND1 ; oui => erreur
143 000277 315 333 000 CALL BVERT
144 000302 315 001 001 CALL NUMERO
145 000305 315 366 000 CALL BHORI
146 000310 072 062 001 LOAD A,LEVEL
147 000313 075 DEC A ; diminue le level
148 000314 062 062 001 LOAD LEVEL,A
149 000317 311 RET
150
151
152 FEND1,
153 000320 041 065 001 LOAD HL,HDBUF ; met beaucoup de ">"
154 000323 006 020 LOAD B,HDBUF
155
156 FEND2,
157 000325 066 076 LOAD (HL),H'>
158 000327 043 INC HL
159 000330 020 373 DECJ,NE B,FEND2
160 000332 311 RET
161
162 ;-----\
163 ; BVERT >
164 ;-----/
165
166 ; Calcul la structure verticale.
167 ; in LEVEL
168 ; out HL pointeur après le dernier "!"
169 ; DBUF
170 ; mod AF, BC, HL
171
172 BVERT:
173 000333 041 065 001 LOAD HL,HDBUF
174 000336 006 020 LOAD B,HDBUF
175
176 BVERT1:
177 000340 066 040 LOAD (HL),HSPACE ; remplit le buffer pour la
178 000342 043 INC HL ; structure avec des espaces.
179 000343 020 373 DECJ,NE B,BVERT1
180 000345 072 062 001 LOAD A,LEVEL ; level = zero ?
181 000350 267 OR A,A
182 000351 310 RET,EQ A,A ; oui => ne génère aucune structu
183
184 BVERT2:
185 000355 066 041 LOAD (HL),H'! ; met "!" dans le buffer de
186 000357 043 INC HL ; structures autant de fois que
187 000360 043 INC HL ; veut level.
188 000361 075 DEC A
189 000362 040 371 JUMP,NE BVERT2
190 000364 053 DEC HL
191 000365 311 RET
192
193 ;-----\
194 ; BHORI >
195 ;-----/
196
197 ; Calcul la structure horizontale.
198 ; in HL pointeur où mettre le premier '-'
199 ; out DBUF
200 ; mod AF, BC, DE, HL
201
202 BHORI:
203 000366 021 105 001 LOAD DE,HDBUF
204
205 BHORI1:
206 000371 066 055 LOAD (HL),H'- ; remplit depuis le dernier
207 000373 043 INC HL ; "!" avec des '-'
208 000374 347 036 ;U TCOMPHLDE
209 000376 040 371 JUMP,NE BHORI
210 000400 311 RET
211
212 ;-----\
213 ; NUMERO >
214 ;-----/
215
216 ; Insert le numero du niveau sur le dernier "!",
217 ; in HL pointeur apres le dernier "!"
218 ; out LEVEL niveau courant
219 ; mod A
220
221 NUMERO:
222 000401 053 DEC HL
223 000402 072 062 001 LOAD A,LEVEL
224 000405 326 060 ADD A,H'O ; converti en ascii
225 000407 167 036 ;U TCOMPHLDE
226 000410 043 INC HL
227 000411 311 RET
228
229 ;-----\
230 ; SKIPSP >
231 ;-----/
232
233 ; Sauts les espaces et les tabulateurs.
234 ; in HL pointeur au debut de la ligne à analyser
235 ; out HL pointe le premier caractère qui n'est pas un séparateur
236 ; mod AF, HL
237
238 SKIPSP:
239 000412 176 LOAD A,(HL)
240 000413 043 INC HL
241 000414 376 040 COMP A,HSPACE
242 000416 050 372 JUMP,EQ SKIPSP
243 000420 376 011 COMP A,HTAB
244 000422 050 366 JUMP,EQ SKIPSP
245 000424 053 DEC HL
246 000425 311 RET
247
248 ;-----\
249 ; COMPSTR >
250 ;-----/
251
252 ; Compare deux chaines de caractères.
253 ; in DE pointeur à la chaine de référence
254 ; HL pointeur à la chaine cherchée
255 ; out CC si les deux chaines sont égales.
256 ; mod AF, DE
257
258 COMPSTR:
259 000426 345 PUSH HL
260
261 COMP1:
262 000427 032 LOAD A,(DE)
263 000430 267 OR A,A
264 000431 312 042 001 JUMP,EQ COMP3
265 000434 276 COMP A,(HL)
266 000435 043 INC HL
267 000436 023 INC DE
268 000437 050 366 JUMP,EQ COMP1
269 000441 067 SETC
270
271 COMP3:
272 000442 341 POP HL
273 000443 311 RET
274
275
276 ; Pseudos opérations décodées.
277
278 000444 111 100 000 IF, .ASCIZ /IF/
279 000447 105 114 123 105 ELSE, .ASCIZ /ELSE/
280 000454 105 116 104 111 ENDIF, .ASCIZ /ENDIF/
281
282 ; Variables.
283
284 000020 LBUF, 0 B,40
285
286 000001 LEVEL, .BLKB 1 ; niveau
287 000001 HCHI, .BLKB 1 ; canal en entrée
288
289 000001 OUTCH, .BLKB 1 ; canal en sortie
290
291 000020 DEBUF, .BLKB LBUF ; buffer contenant la structure
292 000000 HBUF, .BLKB P00 ; buffer contenant la ligne
293
294 000020 .LND START

```



## BANNIERE

```

;TITLE BANGS.SR ;dir JONISMAKY et LID
;B00103
;Forme une bannière dans un buffer
;Remplacer PUTB par l'appel APPEX PUTEX et revoir la def des var

;REF C03
;PROC Z80
;LOC 100000

000014 LEAN = 12. ;Longueur max par ligne

100000 016 024 TEST: LOAD C,HLI
100002 347 126 ;W 7IDIS
100004 347 136 ;W 7TEXTIN
100006 101 146 146 151 ;W ASCI2 "Affiche une bannière. Tapex la ligne(CR)"
100008 347 005 ;W 7GETLINE

100056 076 014 TE1: LOAD A,HLBAN
100058 021 000 130 LOAD DE,HLBUFFER
100060 315 113 200 CALL BANGS
100062 353 ;W AF ;sauve le Carry, indic fin
100064 353 EX HL,DE
100066 006 015 TE2: LOAD B,HLR
100068 176 ;W A,(HL)
100070 376 000 COMP A,#0
100072 312 106 200 JUMP,CC FIN
100074 347 036 347 043 ;W 7DITEB 7RETURN
100076 030 364 JUMP TE2

100106 353 FIN: EX HL,DE
100108 361 POP AF
100110 070 344 JUMP,CS TE1 ;Trop long
100112 166 TRAP

;
;---- BANGS Bannière
;---- BANGSB idem terminateur dans B
;
;in HL pointeur au texte termine par 0 (ou D)
;A long max bannière (B terminateur)
;DE pointe buffer destination
;out HL pointeur à la fin du texte
;buffer termine par 0
;BC longueur buffer
;CS bannière incomplète CC terminateur atteint
;mod F A BC HL

;Variables dans le programme
;HL pointeur texte
;DE matrice de points 3x5
;C code lettre
;B compteur de points par caractère CV
;A compteur de décalages et reg temporaire
;PBUF pointeur buffer
;LEUFF longueur buffer
;CC compteur de caractères par ligne
;CL compteur de lignes par ligne de texte

100113 006 000 BANGS: LOAD B,#0
100115 335 BANGSB: PUSH DE
100117 052 176 201 LOAD ICC,A
100119 170 LOAD A,B
100121 062 201 201 LOAD TERM,A
100123 355 123 172 201 LOAD PBUF,DE
100125 076 015 LOAD A,HLR
100127 315 346 200 CALL PUTB

100136 345 PUSH HL
100138 076 005 LOAD A,#5
100140 022 200 201 LOAD CL,A ;5 lignes par ligne de texte

100144 072 176 201 BA2: LOAD A,ICC
100146 062 177 201 LOAD CC,A
100148 341 POP HL
100150 345 PUSH HL

100154 116 BA4: LOAD C,(HL)
100156 043 INC HL
100158 072 201 201 LOAD A,TERM
100160 271 COMP A,C
100162 006 201 LOAD B,#1 ;Flag
100164 050 077 JUMP,CC BA3
100166 171 LOAD A,C
100168 376 015 COMP A,HLR
100170 050 077 JUMP,CC BA3
100172 346 077 AND A,#77 ;gen car de 64. caractères

100176 345 PUSH HL
100178 041 270 200 LOAD HL,HTABCS
100180 237 ADD A,A ;double:2 bytes par car
100182 137 LOAD E,A
100184 025 000 LOAD D,#0
100186 011 ADD HL,DE
100188 136 LOAD E,(HL)
100190 043 INC HL
100192 126 LOAD D,(HL)
100194 341 POP HL

100212 072 200 201 LOAD A,CL
100214 075 DEC A
100216 315 332 200 CALL ROTDE
100218 066 003 LOAD B,#3 ;3 points par car
100220 313 172 BA6: TEST D,7 ;poids fort de DE
100222 076 040 LOAD A,B'
100224 050 001 JUMP,CC BA7
100226 171 LOAD A,C
100228 315 346 200 BA7: CALL PUTB

100236 076 005 LOAD A,#5
100238 315 332 200 CALL ROTDE
100240 020 057 DECJ,DE D,BA6

100244 076 040 LOAD A,B'
100246 315 346 200 CALL PUTB
100248 315 346 200 CALL PUTB
100250 041 177 201 LOAD A,CC
100252 075 DEC A
100254 052 177 201 LOAD CC,A
100256 046 227 JUMP,CC BA1 ;D=0

100260 076 015 DEC
100262 315 346 200 CALL PUTB
100264 072 000 201 LOAD A,CL
100266 075 DEC A
100268 041 270 201 LOAD CL,A
100270 040 241 JUMP,CC BA1

100274 076 015 LOAD A,HLR
100276 315 346 200 CALL PUTB
100278 072 000 201 LOAD A,HLR
100280 075 DEC A
100282 041 270 201 LOAD CL,A
100284 040 241 JUMP,CC BA1

100288 076 015 LOAD A,HLR
100290 315 346 200 CALL PUTB
100292 072 000 201 LOAD A,HLR
100294 075 DEC A
100296 041 270 201 LOAD CL,A
100298 040 241 JUMP,CC BA1

```

```

100320 312 324 200 JUMP,CC BA3
100322 067 SETC
100324 221 BFG: POP DE
100326 355 113 174 201 LOAD DC,LEUFF
100331 311 RET

;--- ROTDE décalage circulaire de DC
;in A amplitude du décalage DE registre décalé
;out DE
;mod F A DE

100332 074 ROTDE: INC A
100334 075 DEC A
100336 210 RET,CC
100338 313 043 SLC E
100340 313 022 RLC D
100342 060 370 JUMP,CC R02
100344 034 INC E
100346 030 365 JUMP R02

;--- PUTB Copie dans zone mémoire pour transf ult
;in A car
;out -
;mod F A

100346 345 PUTB: PUSH HL
100348 052 172 201 LOAD HL,PBUF
100350 167 LOAD (HL),A
100352 043 INC HL
100354 042 172 201 LOAD PBUF,HL
100356 052 174 201 LOAD HL,LEUFF
100358 043 INC HL
100360 042 174 201 LOAD LEUFF,HL
100362 341 POP HL
100364 311 RET

000002 .RDX 2
TABCS: ! low-high matrice 3x5
;W 1110111011111110 ;B
;W 1111001001111100 ;A
;W 1111101010101000 ;B
;W 0111010001100010 ;C
;W 1111100010111100 ;D
;W 1111101011000010 ;E
;W 1111001010000100 ;F
;W 0111010001111010 ;G
;W 1111001001111110 ;H
;W 1000111111100010 ;I
;W 1000100010111110 ;J
;W 1111010101000100 ;K
;W 1111100001000000 ;L
;W 1111000101111110 ;M
;W 1111011101111110 ;N
;W 0111010001011100 ;O
;W 1111001010001000 ;P
;W 0111010001111100 ;Q
;W 1111011011001000 ;R
;W 1001010101010010 ;S
;W 0000111111000010 ;T
;W 1111100001111110 ;U
;W 0111100001111110 ;V
;W 1111011001111110 ;W
;W 1011001001101110 ;X
;W 0001111000011110 ;Y
;W 1100110101100110 ;Z

;W 1111100010000000 ;C
;W 0001000100010000 ;N
;W 0000010001111110 ;J
;W 0001011111000100 ;^
;W 1000010001000000 ;_

;W 0000000000000000 ;SP
;W 0000010111000000 ;1
;W 0001000110000000 ;2
;W 1110001100011100 ;3
;W 1000101010101000 ;4
;W 0101001001101000 ;5
;W 1101010111110000 ;6
;W 0000000110000000 ;7
;W 0111010001000000 ;8
;W 0000010001011100 ;9
;W 0000010100000000 ;:
;W 0000011010000000 ;;
;W 0010001010100010 ;<
;W 0101001010010100 ;=
;W 1000101010001000 ;>
;W 0000110101000100 ;?

000010 .RDX B.
CANAL: .B 0 ;Canal fichier
LPT: .B 0 ;Canal imprimante
PBUF: .W 0 ;Pointeur dans le buffer
LEUFF: .W 0 ;Longueur du buffer
ICC: .B 0 ;long max des lignes
CC: .B 0 ;compteur de caractères par ligne
CL: .B 0 ;compteur de lignes par ligne de texte
TERM: .B 0
LOC BUFFER: 04000 ;buffer bannière et texte

100000 .END TEST

```

000003 references  
Source file 00103 usefull lines long  
Binary file 00002 bytes long  
Assembly time 0015 seconds 0102 lines/min



## PISTON

```

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144
145
146
147
148
149
150
151
152
153
154
155
156
157
158
159
160
161
162
163
164
165
166
167
168
169
170
171
172
173
174
175
176
177
178
179
180
181
182
183
184
185
186
187
188
189
190
191
192
193
194
195
196
197
198
199
200
201
202
203
204
205
206
207
208
209
210
211
212
213
214
215
216
217
218
219
220
221
222
223
224
225
226
227
228
229
230
231
232
233
234
235
236
237
238
239
240
241
242
243
244
245
246
247
248
249
250
251
252
253
254
255
256
257
258
259
260
261
262
263
264
265
266
267
268
269
270
271
272
273
274
275
276
277
278
279
280
281
282
283
284
285
286
287
288
289
290
291
292
293
294
295
296
297
298
299
300
301
302
303
304
305
306
307
308
309
310
311
312
313
314
315
316
317
318
319
320
321
322
323
324
325
326
327
328
329
330
331
332
333
334
335
336
337
338
339
340
341
342
343
344
345
346
347
348
349
350
351
352
353
354
355
356
357
358
359
360
361
362
363
364
365
366
367
368
369
370
371
372
373
374
375
376
377
378
379
380
381
382
383
384
385
386
387
388
389
390
391
392
393
394
395
396
397
398
399
400
401
402
403
404
405
406
407
408
409
410
411
412
413
414
415
416
417
418
419
420
421
422
423
424
425
426
427
428
429
430
431
432
433
434
435
436
437
438
439
440
441
442
443
444
445
446
447
448
449
450
451
452
453
454
455
456
457
458
459
460
461
462
463
464
465
466
467
468
469
470
471
472
473
474
475
476
477
478
479
480
481
482
483
484
485
486
487
488
489
490
491
492
493
494
495
496
497
498
499
500
501
502
503
504
505
506
507
508
509
510
511
512
513
514
515
516
517
518
519
520
521
522
523
524
525
526
527
528
529
530
531
532
533
534
535
536
537
538
539
540
541
542
543
544
545
546
547
548
549
550
551
552
553
554
555
556
557
558
559
560
561
562
563
564
565
566
567
568
569
570
571
572
573
574
575
576
577
578
579
580
581
582
583
584
585
586
587
588
589
590
591
592
593
594
595
596
597
598
599
600
601
602
603
604
605
606
607
608
609
610
611
612
613
614
615
616
617
618
619
620
621
622
623
624
625
626
627
628
629
630
631
632
633
634
635
636
637
638
639
640
641
642
643
644
645
646
647
648
649
650
651
652
653
654
655
656
657
658
659
660
661
662
663
664
665
666
667
668
669
670
671
672
673
674
675
676
677
678
679
680
681
682
683
684
685
686
687
688
689
690
691
692
693
694
695
696
697
698
699
700
701
702
703
704
705
706
707
708
709
710
711
712
713
714
715
716
717
718
719
720
721
722
723
724
725
726
727
728
729
730
731
732
733
734
735
736
737
738
739
740
741
742
743
744
745
746
747
748
749
750
751
752
753
754
755
756
757
758
759
760
761
762
763
764
765
766
767
768
769
770
771
772
773
774
775
776
777
778
779
780
781
782
783
784
785
786
787
788
789
790
791
792
793
794
795
796
797
798
799
800
801
802
803
804
805
806
807
808
809
810
811
812
813
814
815
816
817
818
819
820
821
822
823
824
825
826
827
828
829
830
831
832
833
834
835
836
837
838
839
840
841
842
843
844
845
846
847
848
849
850
851
852
853
854
855
856
857
858
859
860
861
862
863
864
865
866
867
868
869
870
871
872
873
874
875
876
877
878
879
880
881
882
883
884
885
886
887
888
889
890
891
892
893
894
895
896
897
898
899
900
901
902
903
904
905
906
907
908
909
910
911
912
913
914
915
916
917
918
919
920
921
922
923
924
925
926
927
928
929
930
931
932
933
934
935
936
937
938
939
940
941
942
943
944
945
946
947
948
949
950
951
952
953
954
955
956
957
958
959
960
961
962
963
964
965
966
967
968
969
970
971
972
973
974
975
976
977
978
979
980
981
982
983
984
985
986
987
988
989
990
991
992
993
994
995
996
997
998
999
1000
1001
1002
1003
1004
1005
1006
1007
1008
1009
1010
1011
1012
1013
1014
1015
1016
1017
1018
1019
1020
1021
1022
1023
1024
1025
1026
1027
1028
1029
1030
1031
1032
1033
1034
1035
1036
1037
1038
1039
1040

```



LIFE (= JEU DE LA VIE)

```

1      .TITLE LIFRACON.SR
2
3      .PROC   Z80
4      .REF    SHS
5
6 100030      .LOC    100000
7
8
9
10
11      ; Daniel Raux    30.01.78
12      ; idem          01.10.80 (presque 3 ans plus tard!)
13
14      ; Jeu de life sur faucon.
15      ;
16      ;      X      X   XXXX   XXXX
17      ;      X      X   X      X
18      ;      X      X   XXXX   XXXX
19      ;      X      X   X      X
20      ;      XXXX   X   X      XXXX
21      ;
22
23      ; Le jeu de life permet une simulation d'une forme
24      ; de vie très simple rappelant l'évolution des
25      ; bactéries.
26
27      ; Le programme comprend deux parties distinctes:
28      ;
29      ; 1) Un programme permettant de dessiner sur
30      ;    01-01

```

01 LIFRAUCON.SR  
02 CROSS REFERENCE MAP

80/10-01 16:14:53 LIFRACON.SR

01-01

```

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121

```

```

122 ; Algorithme général :
123 ; On suppose au départ que "VOISIN" contient déjà
124 ; le nombre de cellules situées autour de chaque
125 ; emplacement dans "VIEW".
126 ; Il suffit alors de lire tous les bytes de
127 ; "VOISIN", et, en fonction de ce nombre, de
128 ; créer ou de tuer la cellule correspondante
129 ; dans "VIEW".
130 ; Si, par exemple, on devait tuer une cellule, il
131 ; faudrait décrémenter les 8 bytes situés autour
132 ; de la dite cellule. Mais cela ne peut pas être
133 ; fait, car, lorsque l'on arriverait en dessous
134 ; de cette cellule, la situation serait faussée,
135 ; on va donc mettre sur le stack une information
136 ; disant qu'après avoir fini de balayer "VOISIN",
137 ; il faut décrémenter tout ce qui se trouve autour,
138 ; on va donc faire :
139 ;
140 ;
141 ; PUSH DE
142 ; PUSH AF
143 ;
144 ; "DE" contient l'adresse de la position.
145 ; "AF" est négatif s'il faut décrémenter et
146 ; est positif dans le cas contraire.
147 ; "F" a le carry à zéro.
148 ;
149 ; Avant de mettre sur le stack toutes ces
150 ; valeurs, on va pusher "AF" avec un carry
151 ; à un, ce qui permettra de voir quelle est
152 ; la première valeur qui a été mise sur le
153 ; stack.
154 ;
155 ;
156 ; STACK:
157 ; "AF" ;c=1
158 ; "DE" ;adresse dans "VOISIN"
159 ; "AF" ;c=0
160 ; "DE" ; ...
161 ; "AF" ;c=0
162 ; "DE" ; ...
163 ; ...
164 ;
165 ;
166 ;
167 ;
168 ;
169 ; Constantes :
170 ;
171 ;
172 002400 DIM = NLI*NCAR ; dimension d'un écran
173 ;
174 040000 VIEW = SAL*HA ; écran visible
175 043100 VOISIN = SGRA*NCAR ; écran invisible
176 ; une ligne (NCAR bytes) de point
177 ; et d'autre de "VOISIN"
178 ; peuvent être modifiées !
179 ;
180 ;
181 ;
182 ;
183 ;
184 ;
185 ;
186 ;
187 ;
188 ;
189 ;
190 ;
191 ;
192 ;
193 ;
194 100000 041 100 106 ;
195 100003 021 000 100 ;
196 100006 001 377 004 ;
197 100011 076 040 ;
198 ;
199 100013 066 200 ;
200 100015 043 ;
201 100016 022 ;
202 100017 023 ;
203 100020 013 ;
204 100021 005 ;
205 100022 004 ;
206 100023 362 013 200 ;
207 ;
208 ;
209 ;
210 ;
211 ;
212 ;
213 ;
214 100026 076 100 ;
215 100030 062 100 113 ;
216 ;
217 ;
218 ;
219 ;
220 ;
221 ;
222 100033 041 137 102 ;
223 100036 042 152 201 ;
224 100041 066 240 ;
225 ;
226 ;
227 ;
228 ;
229 ;
230 ;
231 100043 347 044 ;
232 100045 322 054 200 ;
233 100050 347 015 ;
234 100052 070 367 ;
235 ;
236 ;
237 ;
238 ;
239 100054 376 040 ;
240 100056 312 242 200 ;
241 100061 376 132 ;
242 100063 050 346 ;
243 100065 376 113 ;
244 100067 050 307 ;
245 100071 021 300 377 ;
246 100074 376 022 ;
247 100076 312 271 200 ;
248 100101 021 377 377 ;
249 100104 376 004 ;
250 100106 312 271 200 ;
251 100111 021 001 000 ;
252 100114 376 026 ;
253 100116 312 271 200 ;
254 100121 021 100 000 ;
255 100124 376 003 ;
256 100126 312 271 200 ;
257 ;
258 100131 376 101 ;
259 100133 312 334 200 ;
260 100136 376 123 ;
261 100140 312 321 200 ;
262 100143 021 377 377 ;
263 100146 376 104 ;
264 100150 312 205 200 ;
265 100153 021 001 000 ;
266 100156 376 106 ;
267 100160 312 205 200 ;
268 100163 021 100 000 ;
269 100166 376 103 ;
270 100170 312 205 200 ;
271 100173 021 300 377 ;
272 100176 376 122 ;
273 100200 312 205 200 ;

```



421				
422				
423				
424				
425				
426	100400	023		
427	100401	043		
428				
429				
430	100402	032		
431	100403	267		
432	100404	362	023	201
433	100407	270		
434	100410	040	365	
435	100412	346	177	
436	100414	022		
437				
438				
439				
440				
441				
442				
443	100415	325		
444	100416	365		
445				
446				
447				
448	100417	066	117	
449	100421	030	355	
450				
451				
452				
453				
454				
455	100423	037		
456	100424	075		
457	100425	040	335	
458				
459				
460				
461	100427	066	117	
462	100431	030	345	
463				
464				
465				
466				
467				
468				
469	100433	001	276	377
470	100436	021	176	000
471	100441	303	047	201
472				
473				
474	100444	315	104	201
475				
476	100447	361		
477	100450	330		
478	100451	341		
479	100452	372	044	201
480	100455	315	062	201
481	100460	030	365	
482				
483				
484				
485				
486				
487				
488				
489				
490				
491				
492				
493	100462	053		
494	100463	064		
495	100464	043		
496	100465	043		
497	100466	064		
498	100467	011		
499	100470	064		
500	100471	043		
501	100472	064		
502	100473	043		
503	100474	064		
504	100475	031		
505	100476	064		
506	100477	043		
507	100500	064		
508	100501	043		
509	100532	064		
510	100503	311		
511				
512				
513				
514				
515	100504	033		
516	100505	065		
517	100506	043		
518	100507	043		
519	100510	065		
520	100511	011		
521	100512	065		
522	100513	043		
523	100514	065		
524	100515	043		
525	100516	065		
526	100517	031		
527	100520	065		
528	100521	043		
529	100522	065		
530	100523	043		
531	100524	065		
532	100525	311		
533				
534				
535				
536				
537				
538				

.END LIFE